

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-067335

(43)Date of publication of application : 10.03.1995

(51)Int.Cl.

H02M 3/338

H02J 1/00

H02M 3/28

(21)Application number : 06-055102

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 28.02.1994

(72)Inventor : NAKAHIRA KOJI

TANI RYUTA

OKAMOTO YASUSHI

(30)Priority

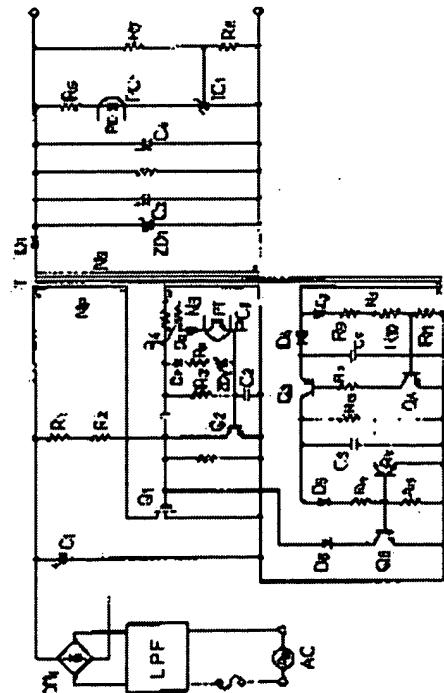
Priority number : 05172500 Priority date : 18.06.1993 Priority country : JP

(54) SWITCHING POWER SUPPLY DEVICE

(57)Abstract:

PURPOSE: To reduce the switching loss of a switching power supply device, by holding a second switching element in OFF-state during a predetermined period while driving a first switching element during the period determined through a time constant circuit.

CONSTITUTION: When a transistor(Tr) Q2 is turned on, a switching element (SW) Q1 is turned off. At this time, positive voltages are generated respectively in output windings N2, N3 of an output transformer T whose winding polarities are opposite respectively to a primary winding Np of the output transformer T, and then, transistors TrQ4, Q3 are turned on, and thereby, a capacitor C6 is charged. By the charged voltage of the capacitor C6, transistors TrQ5, Q6 are turned on, and then, the transistors TrQ1, Q4 are turned off. Further, this state is held during a fixed period until the charge of the capacitor C6 is discharged to some extent according to the time constant deiterminated by the capacitor C6 and resistors R13-R15. By the adjustment of the time constant, the OFF-



time of the switching element SWQ1 can be longer than a given time. Therefore, the switching frequency of the switching element SW Q1 cannot exceed, a given frequency.

LEGAL STATUS

[Date of request for examination] 08.09.1999
[Date of sending the examiner's decision of rejection] 27.03.2001
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3223695
[Date of registration] 24.08.2001
[Number of appeal against examiner's decision of rejection] 2001-06058
[Date of requesting appeal against examiner's decision of rejection] 17.04.2001
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-067335

(43)Date of publication of application : 10.03.1995

(51)Int.Cl. H02M 3/338

H02J 1/00

H02M 3/28

(21)Application number : 06-055102 (71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 28.02.1994 (72)Inventor : NAKAHIRA KOJI

TANI RYUTA

OKAMOTO YASUSHI

(30)Priority

Priority number : 05172500 Priority date : 18.06.1993 Priority country : JP

(54) SWITCHING POWER SUPPLY DEVICE

(57)Abstract:

PURPOSE: To reduce the switching loss of a switching power supply device, by holding a second switching element in OFF-state during a predetermined period while driving a first switching element during the period determined through a time constant circuit.

CONSTITUTION: When a transistor(Tr) Q2 is turned on, a switching element

(SW) Q1 is turned off. At this time, positive voltages are generated respectively in output windings N2, N3 of an output transformer T whose winding polarities are opposite respectively to a primary winding Np of the output transformer T, and then, transistors TrQ4, Q3 are turned on, and thereby, a capacitor C6 is charged. By the charged voltage of the capacitor C6, transistors TrQ5, Q6 are turned on, and then, the transistors TrQ1, Q4 are turned off. Further, this state is held during a fixed period until the charge of the capacitor C6 is discharged to some extent according to the time constant determinated by the capacitor C6 and resistors R13-R15. By the adjustment of the time constant, the OFF-time of the switching element SWQ1 can be longer than a given time. Therefore, the switching frequency of the switching element SW Q1 cannot exceed, a given frequency.

LEGAL STATUS

[Date of request for examination] 08.09.1999

[Date of sending the examiner's decision of rejection] 27.03.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3223695

[Date of registration] 24.08.2001

[Number of appeal against examiner's decision of rejection] 2001-06058

[Date of requesting appeal against examiner's decision of rejection] 17.04.2001

[Date of extinction of right]

* NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The output transformer which has a primary coil (NP), an output winding (N2), and a feedback winding (NB) (T), The switching element for an oscillation which the end was connected to the primary coil of the above-mentioned output transformer (T), and connected the control terminal to the feedback winding (Q1), In the switching power supply equipment of the ringing choke converter method equipped with the rectifier circuit connected to the output winding (N2) of an output transformer (T) It has the control means which controls the switching frequency of the above-mentioned switching element (Q1) so that it may not become more than a certain frequency. The output winding (N2) which prepared this control means in the above-mentioned output transformer (T), and the 2nd output winding around which like-pole nature was looped (N3), The 1st switching device turned on with the electrical potential difference generated in this 2nd output winding (N3) (Q4), The 2nd switching device in which an ON drive is carried out by ON actuation of this 1st switching device (Q4) (Q3), The time constant circuit which consists of capacitor (C6) and resistance (R1 3) - (R1 5) charged by ON actuation of this 2nd switching device (Q3), The 3rd switching device which makes the 1st switching device (Q4) of the

predetermined time above turn off by this time constant circuit (Q5), Switching power supply equipment characterized by constituting from the 4th switching device (Q6) which makes L level the control terminal of the above-mentioned switching element (Q1) by the above-mentioned time constant circuit, and maintains this switching element (Q1) to a predetermined time OFF state.

[Claim 2] Switching power supply equipment according to claim 1 characterized by connecting a capacitor (C7) between the control terminal of the above-mentioned switching element (Q1), and a ground.

[Claim 3] The output transformer which has a primary coil (NP), an output winding (N2), and a feedback winding (NB) (T), The switching element for an oscillation which the end was connected to the primary coil of the above-mentioned output transformer (T), and connected the control terminal to the feedback winding (NB) (Q1), In the switching power supply equipment of the ringing choke converter method equipped with the rectifier circuit connected to the output winding (N2) of an output transformer (T) It has the control means which controls the switching frequency of the above-mentioned switching element (Q1) so that it may not become more than a certain frequency. The output winding (N2) which prepared this control means in the above-mentioned output transformer (T), and the 2nd output winding around which like-pole nature was looped (N3), The 1st switching device turned on with the electrical potential difference generated from the feedback winding (NB) of the above-mentioned output transformer T at the time of ON of the above-mentioned switching element (Q1) (Q4), The 2nd switching device in which an ON drive is carried out by ON actuation of this 1st switching device (Q4) (Q3), Between time lag until the 1st and 2nd switching device (Q4) of the above and (Q3) shift off with the reverse voltage generated in the feedback winding (NB) at the time of the turn-off of a switching element (Q1) The time constant circuit which consists of capacitor (C6) and resistance (R1 3) - (R1 5) charged through the 2nd switching device (Q3) with the electrical potential difference generated in the 2nd output winding (N3) of the above, Switching power supply equipment which maintains predetermined

time ON actuation by this time constant circuit, makes L level the control terminal of the above-mentioned switching element (Q1), and is characterized by constituting from the 3rd switching device (Q6) which maintains this switching element (Q1) to a predetermined time OFF state.

[Claim 4] Switching power supply equipment according to claim 3 characterized by connecting a capacitor (C7) between the control terminal of the above-mentioned switching element (Q1), and a ground.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
 2. **** shows the word which can not be translated.
 3. In the drawings, any words are not translated.
-

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the switching power supply equipment which used the ringing choke converter (RCC) method.

[0002]

[Description of the Prior Art] Drawing 11 shows the concrete circuit diagram of the switching power supply equipment of the ringing choke converter (RCC) method of the conventional FET type. In addition, as this kind of a conventional example, JP,4-9034,B is mentioned, for example. AC power supply AC minds

Fuse F and a line filter LPF, and it is the diode bridge DB1 for rectification. It connects with the input edge and is the capacitor C1 for smooth in the outgoing end of this diode bridge DB1. It connects.

[0003] the switching element Q1 which an inverter circuit becomes from output transformers T and FET, the resistance R1 for starting, and R2 etc. -- it is constituted. moreover, output winding N2 of output transformer T The zener diode ZD1 of the for the diode D1 for rectification, and for constant voltages in both ends, a capacitor C3, and C4 from -- the becoming smoothing circuit is connected.

[0004] Furthermore, the electrical-potential-difference detector and control circuit as stable control and the overcurrent protection network of output voltage are established in the inverter circuit. the resistance R7 whose electrical-potential-difference detector established in the output side of an inverter circuit pressures partially and detects output voltage, R8, light emitting diode PD by the side of luminescence of a photo coupler PC 1, and shunt regulator IC 1 etc. -- it is constituted. moreover, feedback winding NB of output transformer T of an inverter circuit the control circuit established in the side -- the above-mentioned photo coupler PC 1 The photo transistor PT used as light emitting diode PD and a pair, resistance R3 -R5, diode D2, D7, zener diode ZD2, and switching element Q1 Transistor Q2 which connected with juxtaposition between the gate sources etc. -- it is constituted.

[0005] Next, actuation of the circuit shown in drawing 11 is explained. First, it sets at the time of starting to which the power source was supplied, and is resistance R1 and R2. It minds and is a switching element Q1. An electrical potential difference is impressed to the gate and it is this switching element Q1. It turns on. This switching element Q1 If turned on, it is the primary coil NP of output transformer T. Supply voltage is impressed and it is a feedback winding NB. Primary coil NP An electrical potential difference occurs in this direction. It is resistance R3 by this generated electrical potential difference. And diode D7, resistance R5, and zener diode ZD2 A series circuit is minded and it is a

capacitor C2. It charges.

[0006] Capacitor C2 It charges and is a transistor Q2. When the forward voltage between base emitters is exceeded, it is a transistor Q2. It turns on. Transistor Q2 When turned on, it is a transistor Q2. Collector potential serves as L level and it is a switching element Q1. It is this switching element Q1, using the gate as L level. It is made to turn off.

[0007] Switching element Q1 When turned off, it is this switching element Q1. It is an output winding N2 about the energy accumulated in output transformer T at the time of ON. It is minded and emitted. The electrical potential difference which is this energy is diode D1. It is rectified and they are a capacitor C3 and C4.

Smooth will be carried out and power will be supplied to a load.

[0008] Capacitor C2 A charge is resistance R3. When it minds and discharges, it is a transistor Q2. It turns off and is a switching element Q1. It turns on.

Switching element Q1 If turned on, it is the primary coil NP of output transformer T again. An electrical potential difference is impressed and energy is accumulated in output transformer T. By repeating such actuation, an inverter circuit starts and it shifts to a steady state.

[0009] Here, the output voltage by the side of a load is resistance R7. R8 It always pressures partially, and is detected and he is this detection electrical potential difference and shunt regulator IC 1 that pressured partially. The reference voltage which it has is compared. And he is a shunt regulator IC 1 about the amount of fluctuation of output voltage. It amplifies and is a photo coupler PC 1. The current passed to light emitting diode PD is changed, and it responds to the amount of luminescence of light emitting diode PD, and is a photo coupler PC 1. The impedance of a photo transistor PT is changed and it is a capacitor C2. It controls by changing a charge time constant so that output voltage becomes fixed.

[0010] When output voltage rises here, it is a photo coupler PC 1. Many currents flow to light emitting diode PD, a photo transistor PT is minded, and it is a capacitor C2. A charge time constant becomes short and it is a transistor Q2. It is

made to turn on early and is a switching element Q1. It supposes that it is off and is this switching element Q1. A "on" period is shortened and it controls to reduce output voltage. Moreover, when output voltage declines, the above-mentioned reverse actuation is performed and it controls to raise output voltage, and constant-voltage control is carried out so that output voltage may become fixed. [0011] Moreover, when the load current serves as size, output voltage declines, the current which flows to light emitting diode PD of a photo coupler PC 1 becomes small, and it is a capacitor C2. A charge time constant is resistance R3. Diode D7, resistance R5, and zener diode ZD2 It becomes a juxtaposition value with a series circuit, becomes max, and is very a switching element Q1 about the load current more than this. "on" period width of face does not increase, but serves as the so-called character property of FU. That is, overcurrent control will be performed.

[0012]

[Problem(s) to be Solved by the Invention] Here, generally in a ringing choke converter circuit as shown in drawing 11 , the oscillation frequency f is shown by the degree type.

$$f = (D_2 V_1) / (2L_1 P_1)$$

However, D is duty and P1. Input power and L1 Primary coil NP An inductance value and V1 It is input voltage. From an upper type, it is input power P1. If it becomes small, the oscillation frequency f will become large (fluctuation size of f).

[0013] Moreover, input power P1 At the time of smallness, it is a switching element Q1. A large next door and effectiveness worsen and a switching loss is the switching element Q1 at this time. Most losses are switching losses (the loss by on resistance RDS of a switching element Q1 is small). Input power P1 Most losses in case output power is smallness when it is smallness that is, are switching elements Q1, in order to attenuate a loss, since it is a switching loss. The approach of decreasing the switching loss of the very thing, and switching element Q1 There is a method of decreasing the count of switching.

[0014] by the way, the concrete circuit diagram of the switching power supply

equipment of the conventional example of others [drawing 12] -- it is -- the case of drawing 11 , and abbreviation -- although it is the same, only the part from which circuitry differs is explained. First, the secondary of output transformer T is the diode D1 for rectification. About the configuration of the smoothing circuit connected by minding, they are a capacitor C3 and C4. Choke coil L1 It constitutes. Moreover, feedback winding NB of output transformer T It connects with a side and is a capacitor C2. A little time constant circuit to charge is changed. Namely, resistance R3 Resistance R5 Zener diode ZD2 It has connected with juxtaposition in the series circuit.

[0015] In addition, since actuation of the circuit in drawing 12 is fundamentally [as the circuit of drawing 11 $R > 1$] the same, the explanation is omitted.

[0016] This invention is offered in view of an above-mentioned point, and switching power supply equipment aiming at lessening a loss and gathering effectiveness, as the oscillation frequency of a switching element is not raised more than a certain frequency is offered.

[0017]

[Means for Solving the Problem] This invention is the primary coil NP and an output winding N2. And feedback winding NB Output transformer T which it has, primary coil NP of the above-mentioned output transformer T an end connects -- having -- feedback winding NB Switching element Q1 for an oscillation which connected the control terminal Output winding N2 of output transformer T In the switching power supply equipment of the ringing choke converter method equipped with the connected rectifier circuit the above-mentioned switching element Q1 Output winding N2 which was equipped with the control means which controls a switching frequency so that it may not become more than a certain frequency, and prepared this control means in the above-mentioned output transformer T The 2nd output winding N3 around which like-pole nature was looped this 2nd output winding N3 The 1st switching device Q4 turned on with the generated electrical potential difference this 1st switching device Q4 The 2nd switching device Q3 in which an ON drive is carried out by ON actuation this

2nd switching device Q3 Capacitor C6 charged by ON actuation And resistance R1 3 -R1 5 from -- with the becoming time constant circuit this time constant circuit -- the 1st switching device Q4 of the predetermined time above The 3rd switching device Q5 made to turn off It is the above-mentioned switching element Q1 by the above-mentioned time constant circuit. A control terminal is made into L level and it is this switching element Q1. The 4th switching device Q6 maintained to a predetermined time OFF state It is characterized by constituting. [0018] Moreover, in claim 2, it sets to the circuitry of above-mentioned claim 1, and is the above-mentioned switching element Q1. It is a capacitor C7 between a control terminal and a ground. It is characterized by connecting.

[0019] Furthermore, it sets to claim 3 and they are the primary coil NP and an output winding N2. And feedback winding NB Output transformer T which it has, an end connects with the primary coil of the above-mentioned output transformer T -- having -- feedback winding NB Switching element Q1 for an oscillation which connected the control terminal Output winding N2 of output transformer T In the switching power supply equipment of the ringing choke converter method equipped with the connected rectifier circuit the above-mentioned switching element Q1 Output winding N2 which was equipped with the control means which controls a switching frequency so that it may not become more than a certain frequency, and prepared this control means in the above-mentioned output transformer T The 2nd output winding N3 around which like-pole nature was looped the above-mentioned switching element Q1 the time of ON -- feedback winding NB of the above-mentioned output transformer T The 1st switching device Q4 turned on with the generated electrical potential difference this 1st switching device Q4 The 2nd switching device Q3 in which an ON drive is carried out by ON actuation Switching element Q1 It is a feedback winding NB at the time of a turn-off. It is the 1st and 2nd switching device Q4 of the above, and Q3 by the generated reverse voltage. Between time lag until it shifts off the 2nd output winding N3 of the above the generated electrical potential difference -- the 2nd switching device Q3 Capacitor C6 charged by minding And resistance R1 3 -

R1 5 from -- with the becoming time constant circuit Predetermined time ON actuation is maintained by this time constant circuit, and it is the above-mentioned switching element Q1. A control terminal is made into L level and it is this switching element Q1. The 3rd switching device Q6 maintained to a predetermined time OFF state It is characterized by constituting.

[0020] Moreover, in claim 4, it sets to the circuitry of above-mentioned claim 3, and is the above-mentioned switching element Q1. It is a capacitor C7 between a control terminal and a ground. It is characterized by connecting.

[0021]

[Function] It is the 4th switching device Q6 of predetermined time by the time amount [according to this invention] in a time constant circuit. It drives and is a switching element Q1. It is [maintaining a predetermined time OFF state and] this switching element Q1. The switching frequency is made not to become more than a certain frequency. Therefore, a switching loss when output power is small can be decreased, therefore the effectiveness in the time of a light load can be raised.

[0022] Moreover, according to claim 2, it is the above-mentioned switching element Q1. It is a capacitor C7 between a control terminal and a ground. By having connected, predetermined time passes by the time constant circuit, and it is a switching element Q1. Even if it is going to carry out a turn-on, it is a capacitor C7. Switching element Q1 The standup of the electrical potential difference to a control terminal is overdue, and it is a switching element Q1. OFF time amount can be lengthened more. Therefore, switching element Q1 in the time of a light load A switching frequency can be decreased more and effectiveness can be raised more in the time of a light load.

[0023] It is the 3rd switching device Q6 of predetermined time by the time amount [according to claim 3] in a time constant circuit. It drives and is a switching element Q1. It is [maintaining a predetermined time OFF state and] this switching element Q1. The switching frequency is made not to become more than a certain frequency. Therefore, a switching loss when output power is small

can be decreased, therefore the effectiveness in the time of a light load can be raised.

[0024] Moreover, according to claim 4, it is the above-mentioned switching element Q1. It is a capacitor C7 between a control terminal and a ground. By having connected, predetermined time passes by the time constant circuit, and it is a switching element Q1. Even if it is going to carry out a turn-on, it is a capacitor C7. Switching element Q1 The standup of the electrical potential difference to a control terminal is overdue, and it is a switching element Q1. OFF time amount can be lengthened more. Therefore, switching element Q1 in the time of a light load A switching frequency can be decreased more and effectiveness can be raised more in the time of a light load.

[0025]

[Example] Hereafter, the example of this invention is explained with reference to a drawing. The concrete circuit diagram of the switching power supply equipment of this invention is shown in drawing 1 . In addition, the same notation is given to the same element as the former shown in drawing 11 , explanation is omitted, and the part of the summary of this invention is explained in full detail.

[0026] As shown in drawing 1 , it is the 2nd output winding N3 to output transformer T. It prepares and is this output winding N3. It is diode D3 and resistance R9 -R1 1 to both ends. A series circuit is connected and it is the 2nd output winding N3. It is diode D4 from an end. It minds and is a transistor Q3. It has connected with an emitter. Moreover, transistor Q3 In the base, it is resistance R1 2. It minds and is a transistor Q4. A collector is connected and it is this transistor Q4. The base is resistance R1 0. R1 1 It has connected at the node.

[0027] The above-mentioned transistor Q3 A collector and transistor Q4 It is a capacitor C6 between emitters. It connects and is this capacitor C6. To juxtaposition, it is resistance R1 3. Diode D5 and resistance R1 4 And R1 5 The series circuit is connected, respectively. Moreover, resistance R1 4 R1 5 A node, a transistor Q5, and Q6 The base is connected, respectively. One transistor Q5 A

collector is resistance R9. R1 0 It has connected at the node. Moreover, transistor Q6 of another side A collector is diode D6. It minds and is a switching element Q1. It has connected with the gate.

[0028] Next, actuation is explained. It sets to a steady state and is resistance R1 and R2. It minds and is a switching element Q1. An electrical potential difference is built over the gate and it is a switching element Q1. A turn-on is carried out.

Switching element Q1 If a turn-on is carried out, a current flows to output transformer T and it is a feedback winding NB. Primary coil NP An electrical potential difference is built in this direction. And photo coupler PC 1 By the current which minds and flows, it is a capacitor C2. The charge is stored and it is a transistor Q2. It turns on.

[0029] Transistor Q2 When turned on, it is a switching element Q1. The electrical potential difference of the gate falls and it is a switching element Q1. A turn-off is carried out. At this time, it is the primary coil NP of output transformer T. The output winding N2 and output winding N3 which it received and were coiled with reversed polarity A forward electrical potential difference occurs.

[0030] Output winding N2 of output transformer T It sets, the energy ideally stored in output transformer T by deltaT shown by $\Delta T = (I^2 PV) / L_2$ (output voltage and deltaT are [I2P] the "off" period of a switching element Q1 for a secondary current and V) is emitted, and it is a switching element Q1 immediately after that. It becomes a turn-on (at the time of a light load, since it is short, an oscillation frequency goes up [this deltaT]).

[0031] However, it is a switching element Q1 here. It is the output winding N3 of output transformer T at the time of a turn-off. A forward electrical potential difference is generated and it is a transistor Q4. It is made to turn on. This transistor Q4 It is a transistor Q3 by ON. It turns on and is a capacitor C6. It charges and is this capacitor C6. An electrical potential difference occurs to both ends. Capacitor C6 The electrical potential difference of both ends is resistance R1 4. R1 5 The electrical potential difference pressured partially is a transistor Q5 and Q6. It is impressed by the base, respectively and is a transistor Q5 and

Q6. It turns on.

[0032] Transistor Q6 By turning on, it is a switching element Q1. The gate is made into L level and it is this switching element Q1. It is made to turn off.

Moreover, it is a transistor Q5 to coincidence. By turning on, it is a transistor Q4.

The base is made into L level and it is this transistor Q4. It is made to turn off.

Furthermore, transistor Q4 By turning off, it is a transistor Q3. It turns off.

[0033] And a capacitor C6 and resistance R1 3 -R1 5 By the time constant, it is a capacitor C6. This condition is maintained a certain fixed time until it discharges a charge to some extent. This time amount C6, i.e., a capacitor, and resistance R1 3 -R1 5 By adjusting the time constant of the time constant circuit constituted, it is a switching element Q1. Time amount of a turn-off can be carried out more than [a certain] fixed. Therefore, switching element Q1 It can avoid becoming about a switching frequency more than a certain frequency.

[0034] Thus, in this example, it sets in a ringing choke converter circuit, and is a switching element Q1. In order to decrease the count of switching, the switching frequency is made not to become a primary output transformer T side and a secondary by making the quiescent time to which a current does not flow more than a certain frequency, either. Therefore, switching element Q1 It is a switching element Q1 by giving a turn-off period more than fixed [a certain]. The count of switching can be decreased, consequently the loss at the time of a light load can be decreased.

[0035] In addition, this idle period is input voltage, loaded condition, and the switching element Q1 at that time. At an oscillation wave etc., it is not fixed and is a switching element Q1. A turn-off period is not necessarily fixed completely.

Moreover, switching element Q1 Although it carried out and FET was used, when a transistor is used, it can apply similarly.

[0036] The experimental result of this invention is shown in drawing 2 . The continuous line shown in drawing 2 is this invention, and a broken line is the conventional example (drawing 11). When output power was 5W so that it may illustrate, it was about 70% in this invention that effectiveness was about 61% in

the conventional example. Therefore, especially in this invention, it is efficient at the time of a light load.

[0037] (Example 2) The concrete circuit diagram of an example 2 is shown in drawing 3 . A different place from a previous example in this example is a transistor Q5 and Q6. The circuits by the side of the base only differ for a while. Namely, transistor Q5 In the base, it is resistance R1 6. R1 7 It is made to impress a partial pressure output, and is a transistor Q6. In the base, it is resistance R1 8. R1 9 He is trying to impress a partial pressure output. And resistance R1 6 R1 8 It is diode D5 about a common node. It has connected with a cathode.

[0038] At this example, it is resistance R1 6. R1 7 It is a division ratio Resistance R1 8 R1 9 By making it differ from a division ratio For example, transistor Q5 It is a transistor Q6 about the time of day to turn on. By delaying from the time of day to turn on, it is a capacitor C6. The charging time is made [many] and it is a transistor Q6. The turned-on time amount, i.e., the time amount which the switching element Q1 turns off, can be made [many]. That is, switching element Q1 By making [many] the turn-off time and lowering the count of switching, the effectiveness in the time of a light load can be raised more.

[0039] (Example 3) The concrete circuit diagram of an example 3 is shown in drawing 4 . It sets in the circuit shown in drawing 1 , and this example is a switching element Q1. It is a capacitor C7 between the gate sources. It connects with juxtaposition. At this example, it is a capacitor C6. The charge charge has discharged and it is a transistor Q6. When turned off, it is a switching element Q1. It is resistance R1 to the gate. R2 Although it minds and an electrical potential difference is impressed, it is a capacitor C7. Switching element Q1 The standup of gate voltage is delayed.

[0040] That is, the above-mentioned capacitor C7 Switching element Q1 By lengthening a "off" period, it is this switching element Q1. The count of switching can be decreased more from a previous example, and the loss in the time of a light load can be decreased more. Drawing 5 shows the relation between output

power and the switching frequency f , and is a capacitor $C7$. It compares with the case where there is nothing and is a capacitor $C7$. Switching element Q1 The direction at the time of connecting with the gate can lower the switching frequency f more. In addition, RCC shows the case where this invention is not controlled and the switching frequency is rising considerably in the time of a light load.

[0041] Moreover, drawing 6 shows relation with effectiveness for the output power in this example, a continuous line is this example, and a broken line is the conventional example (drawing 11). Especially effectiveness can be improved at the time of a light load so that it may illustrate. In the case of this example, compared with the example shown in drawing 1 , effectiveness can be raised about 3 to 4%.

[0042] (Example 4) An example 4 is shown in drawing 7 . This example corresponds to the conventional example shown in drawing 12 . Moreover, the same notation is given to the element as the conventional example of drawing 12 also with the same this example like the above-mentioned example. Drawing 8 shows the voltage waveform of each part of this example.

[0043] As shown in drawing 7 , it is the 2nd output winding N3 to output transformer T. It has prepared. And feedback winding NB of output transformer T An end and the 2nd output winding N3 of the above Between the other ends, it is diode D3, zener diode ZD1, and resistance R1 0. And the series circuit of resistance R1 1 is connected to juxtaposition. Moreover, the 2nd output winding N3 of output transformer T It is diode D4 from an end. It minds and is a transistor Q3. It has connected with an emitter. This transistor Q3 In the base, it is resistance R1 2. It minds and is a transistor Q4. It connects with a collector and is this transistor Q4. The base is above-mentioned resistance Rthe1 0. R1 1 It has connected at the node.

[0044] The above-mentioned transistor Q3 A collector and transistor Q4 It is a capacitor C6 between emitters. It connects and is this capacitor C6. To juxtaposition, it is resistance R1 3. Resistance R1 4 and resistance R1 5 The

series circuit is connected, respectively. Moreover, resistance R1 4 Resistance R1 5 A node and transistor Q6 The base is connected. Furthermore, transistor Q6 A collector is diode D6. It minds and is a switching element Q1. It has connected with the gate.

[0045] Next, actuation is explained with reference to drawing 8 . Here, drawing 8 shows the voltage waveform of each part of drawing 7 , and (a) - (i) of drawing 8 shows the voltage waveform in a - i points of drawing 7 . Moreover, in drawing 8 , an axis of abscissa is full-wave type 2.0 micro/div, and all GND is transistors Q4. It measures as potential of an emitter.

[0046] It sets to a steady state and is resistance R1 and R2. It minds and is a switching element Q1. An electrical potential difference is built over the gate and it is a switching element Q1. A turn-on is carried out. Switching element Q1 If a turn-on is carried out, a current flows to output transformer T and it is a feedback winding NB. Primary coil NP An electrical potential difference is built in this direction (refer to A-B of drawing 8 (b)). And diode D3, zener diode ZD1, resistance R1 0, and R1 1 It minds and is a transistor Q4. An electrical potential difference is built over the base and it is this transistor Q4. It is turned on (drawing 8 (c) refer to A-B of - (e)).

[0047] however, the 2nd output winding N3 of output transformer T **** -- primary coil NP since an electrical potential difference is built over hard flow (refer to A-B of drawing 8 R> 8 (a)) -- diode D4 it prevents -- having -- capacitor C6 It does not charge (refer to A-B of drawing 8 (g)). And photo coupler PC 1 By the current which minds and flows, it is a capacitor C2. The charge is stored and it is a transistor Q2. It turns on.

[0048] Transistor Q2 When turned on, it is a switching element Q1. The electrical potential difference of the gate falls and it is a switching element Q1. A turn-off is carried out. At this time, it is the primary coil NP of output transformer T. The output winding N2 and output winding N3 which it received and were coiled with reversed polarity A forward electrical potential difference occurs (refer to the B point of (a) of drawing 8).

[0049] Output winding N2 of output transformer T It sets, the energy ideally stored in output transformer T by deltaT shown by $\Delta T = (I_2 P_V) / L_2$ (output voltage and ΔT are [I2P] the "off" period of a switching element Q1 for a secondary current and V) is emitted, and it is a switching element Q1 immediately after that. It becomes a turn-on (at the time of a light load, since it is short, an oscillation frequency goes up [this ΔT]).

[0050] However, it is a switching element Q1 here. It is the 2nd output winding N3 of output transformer T at the time of a turn-off. A forward electrical potential difference is generated (refer to the B point of (a) of drawing 8). Here, it is a transistor Q4. The electrical potential difference which has already turned on and is shown by the B point of drawing 8 (d), and transistor Q4 By the delay of OFF, it is a transistor Q4 at the time of a turn-off. It is that (refer to B-C of drawing 8 (e)) which is not turned off immediately, and is a transistor Q3. An ON state is maintained.

[0051] Therefore, the 2nd output winding N3 The generated electrical potential difference is diode D4. It minds and is a transistor Q3. An electrical potential difference is built over a collector (refer to B-C of drawing 8 (f)), and it is a capacitor C6. Charge is started (refer to B-C of drawing 8 (g)). This capacitor C6 The electrical potential difference of both ends is resistance R1 4. R1 5 The electrical potential difference pressured partially is a transistor Q6. It is impressed by the base and is a transistor Q6. It turns on.

[0052] Transistor Q6 By turning on, it is a switching element Q1. The gate is made into L level and it is this switching element Q1. An OFF state is maintained. On the other hand, it is a transistor Q4. Feedback winding NB Since reverse voltage has occurred (refer to B-C of drawing 8 (b)), even if it is maintaining the ON state for above-mentioned delay, it turns off after the delay (refer to C point of drawing 8 R> 8 (e)).

[0053] moreover, between C-D of drawing 8 and the feedback winding NB of output transformer T **** -- although the amplitude is carried out to positive/negative the core [a gland (GND)] (VB2) -- the electrical potential

difference (VB_1) between A-B of drawing 8 (b) -- comparing -- since it is small enough -- zener diode ZD1 zener voltage (V_Z) -- $VB_2 < V_Z$ -- setting up so that it may be set to $V_Z < VB_1$ -- transistor Q4 It is preventing from turning on again.

[0054] And a capacitor C6 and resistance R1 3 -R1 5 By the time constant, it is a capacitor C6. This condition is maintained a certain fixed time until it discharges a charge to some extent. This time amount C6, i.e., a capacitor, and resistance R1 3 -R1 5 By adjusting the time constant of the time constant circuit constituted, it is a switching element Q1. Time amount of a turn-off can be carried out more than [a certain] fixed. Therefore, switching element Q1 It can avoid becoming about a switching frequency more than a certain frequency.

[0055] Thus, in this example, it sets in a ringing choke converter circuit, and is a switching element Q1. In order to decrease the count of switching, the switching frequency is made not to become a primary output transformer T side and a secondary by making the quiescent time to which a current does not flow more than a certain frequency, either. Therefore, switching element Q1 It is a switching element Q1 by giving a turn-off period more than fixed [a certain]. The count of switching can be decreased, consequently the loss at the time of a light load can be decreased.

[0056] In addition, this idle period is input voltage, loaded condition, and the switching element Q1 at that time. At an oscillation wave etc., it is not fixed and is a switching element Q1. A turn-off period is not necessarily fixed completely. Moreover, switching element Q1 Although it carried out and FET was used, when a transistor is used, it can apply similarly.

[0057]

[Table 1]

入力電圧 (V)	従来回路 (図 1 2)	本発明 (図 7)
185	④	①
220	⑤	②
264	⑥	③

[0058] The experimental result of this example is shown in drawing 9 . The conditions of the line of ** of drawing 9 - ** are shown in the above-mentioned table 1. As shown in drawing 9 , it was about 58% in this example (**) that effectiveness was about 41% in the conventional example (**) which input voltage shows to drawing 12 $R > 2$ when output power is 3W in 220V. Moreover, although effectiveness was changed 16% with 33%(**) -49%(**) with input voltage in the conventional example when output power was 3W, it was able to consider as 52%(**) -62%(**) and 10% of fluctuation in this example. Therefore, in this example, it is efficient at the time of a light load, and there is little fluctuation of the effectiveness by fluctuation of an input.

[0059] (Example 5) The concrete circuit diagram of an example 3 is shown in drawing 10 . It sets in the circuit shown in drawing 7 , and this example is a switching element Q1. It is a capacitor C7 between the gate sources. It connects with juxtaposition. At this example, it is a capacitor C6. The charge charge has discharged and it is a transistor Q6. When turned off, it is a switching element Q1. It is resistance R1 to the gate. R2 Although it minds and an electrical potential difference is impressed, it is a capacitor C7. Switching element Q1 The standup of gate voltage is delayed.

[0060] That is, the above-mentioned capacitor C7 Switching element Q1 By lengthening a "off" period, it is this switching element Q1. The count of switching can be decreased more from a previous example, and the loss in the time of a light load can be decreased more. Drawing 5 shows the relation between output

power and the switching frequency f (in addition, although drawing 5 is a property Fig. in the case of the previous example 1, since the result same as the case of this example was obtained, drawing 5 is used.), and is a capacitor C7. It compares with the case where there is nothing and is a capacitor C7. Switching element Q1 The direction at the time of connecting with the gate can lower the switching frequency f more. In addition, RCC shows the case where this invention is not controlled and the switching frequency is rising considerably in the time of a light load.

[0061] Moreover, drawing 6 shows relation with effectiveness for the output power in this example (in addition, although drawing 6 is a property Fig. in the case of the previous example 1, since the result same as the case of this example as well as the case of above-mentioned drawing 5 was obtained, drawing 6 is used.), a continuous line is this example, and a broken line is the conventional example (drawing 11). Especially effectiveness can be improved at the time of a light load so that it may illustrate. In the case of this example, compared with the example shown in drawing 7 , effectiveness can be raised about 3 to 4%.

[0062]

[Effect of the Invention] The output transformer which has a primary coil, an output winding, and a feedback winding according to this invention, The switching element for an oscillation which the end was connected to the primary coil of the above-mentioned output transformer, and connected the control terminal to the feedback winding, In the switching power supply equipment of the ringing choke converter method equipped with the rectifier circuit connected to the output winding of an output transformer The output winding which was equipped with the control means which controls the switching frequency of the above-mentioned switching element so that it may not become more than a certain frequency, and prepared this control means in the above-mentioned output transformer, and the 2nd output winding around which like-pole nature was looped, The 1st switching device turned on with the electrical potential

difference generated in this 2nd output winding, The 2nd switching device in which an ON drive is carried out by ON actuation of this 1st switching device, The time constant circuit which consists of the capacitor and resistance which are charged by ON actuation of this 2nd switching device, The 3rd switching device which makes the 1st switching device of the predetermined time above turn off by this time constant circuit, Since it constitutes from the 4th switching device which makes L level the control terminal of the above-mentioned switching element by the above-mentioned time constant circuit, and maintains this switching element to a predetermined time OFF state The switching frequency of this switching element is made not to become more than a certain frequency by driving the 4th switching device of predetermined time by the time amount in a time constant circuit, and making a predetermined time OFF state maintain a switching element. Therefore, a switching loss when output power is small can be decreased, therefore the effectiveness that the effectiveness in the time of a light load can be raised is done so.

[0063] Moreover, according to claim 2, even if predetermined time passes by the time constant circuit and a switching element tends to carry out a turn-on by having connected the capacitor between the control terminal of the above-mentioned switching element, and a ground, the standup of the electrical potential difference to the control terminal of a switching element can be overdue by the capacitor, and OFF time amount of a switching element can be lengthened more. Therefore, the switching frequency of the switching element in the time of a light load can be decreased more, and effectiveness can be raised more in the time of a light load.

[0064] The switching frequency of this switching element is made not to become more than a certain frequency by driving the 3rd switching device of predetermined time by the time amount in a time constant circuit, and making a predetermined time OFF state maintain a switching element according to claim 3. Therefore, a switching loss when output power is small can be decreased, therefore the effectiveness that the effectiveness in the time of a light load can be

raised is done so.

[0065] Moreover, according to claim 2, even if predetermined time passes by the time constant circuit and a switching element tends to carry out a turn-on by having connected the capacitor between the control terminal of the above-mentioned switching element, and a ground, the standup of the electrical potential difference to the control terminal of a switching element can be overdue by the capacitor, and OFF time amount of a switching element can be lengthened more. Therefore, the switching frequency of the switching element in the time of a light load can be decreased more, and effectiveness can be raised more in the time of a light load.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
 2. **** shows the word which can not be translated.
 3. In the drawings, any words are not translated.
-

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the concrete circuit diagram of the switching power supply equipment of the example of this invention.

[Drawing 2] It is drawing showing the relation between the output power of the example of this invention, and effectiveness.

[Drawing 3] It is the concrete circuit diagram of the switching power supply

equipment of the example 2 of this invention.

[Drawing 4] It is the concrete circuit diagram of the switching power supply equipment of the example 3 of this invention.

[Drawing 5] It is drawing showing the relation between the output power of the example 3 of this invention, and a switching frequency.

[Drawing 6] It is drawing showing the relation between the output power of the example 3 of this invention, and effectiveness.

[Drawing 7] It is the concrete circuit diagram of the switching power supply equipment of the example 4 of this invention.

[Drawing 8] It is drawing showing the voltage waveform of each part in drawing 7 of the example 4 of this invention.

[Drawing 9] It is drawing showing the relation between the output power of the example 4 of this invention, and effectiveness.

[Drawing 10] It is the concrete circuit diagram of the switching power supply equipment of the example 5 of this invention.

[Drawing 11] It is the concrete circuit diagram of the switching power supply equipment of the conventional example.

[Drawing 12] It is the concrete circuit diagram of the switching power supply equipment of other conventional examples.

[Description of Notations]

T Output transformer

NP Primary coil

N2 Output winding

N3 The 2nd output winding

NB Feedback winding

Q1 Switching element

Q3 Transistor (the 2nd switching device)

Q4 Transistor (the 1st switching device)

Q5 Transistor (the 3rd switching device)

Q6 Transistor (the 4th switching device)

C6 Capacitor

R1 3 -R1 5 Resistance

[Translation done.]

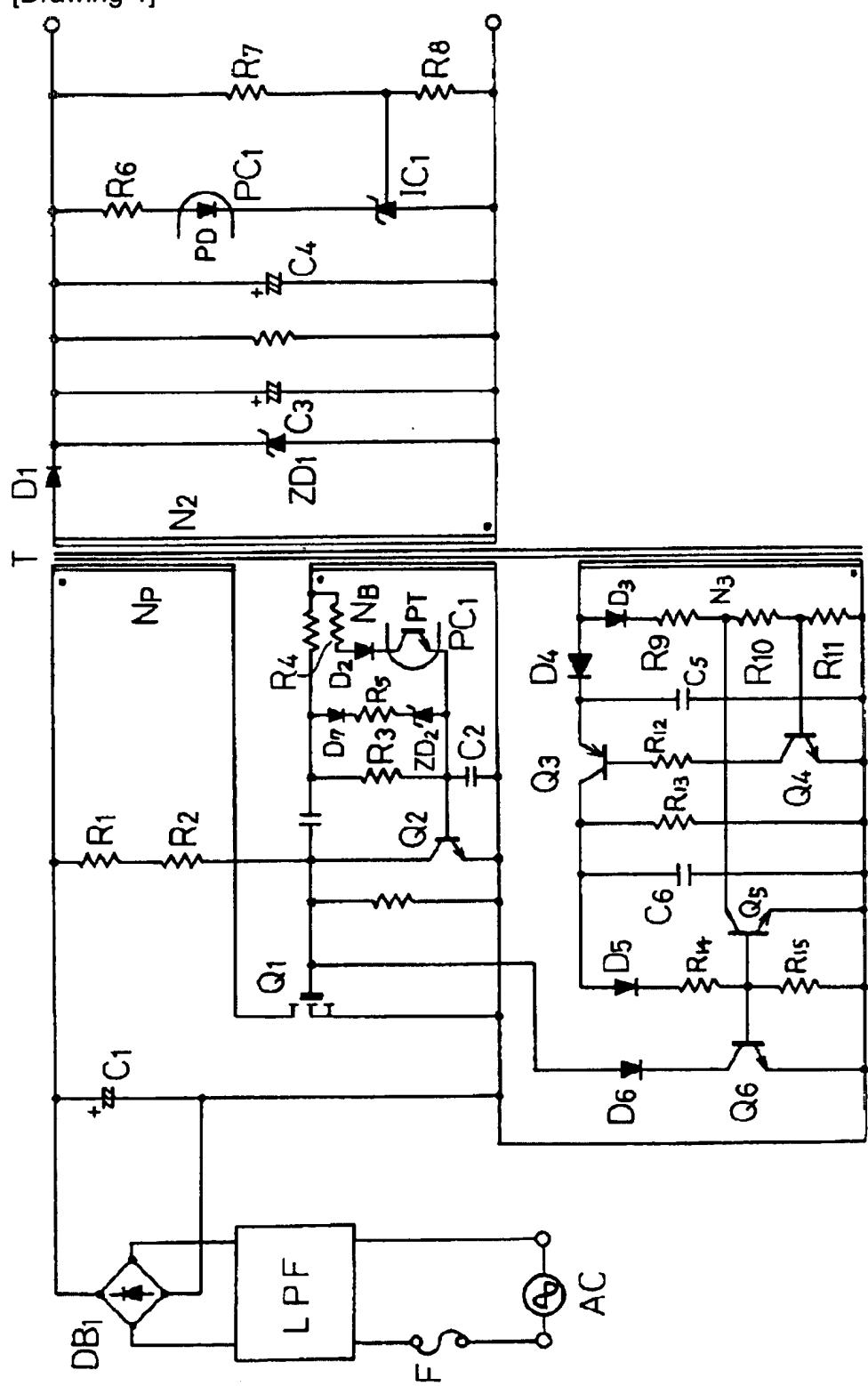
* NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

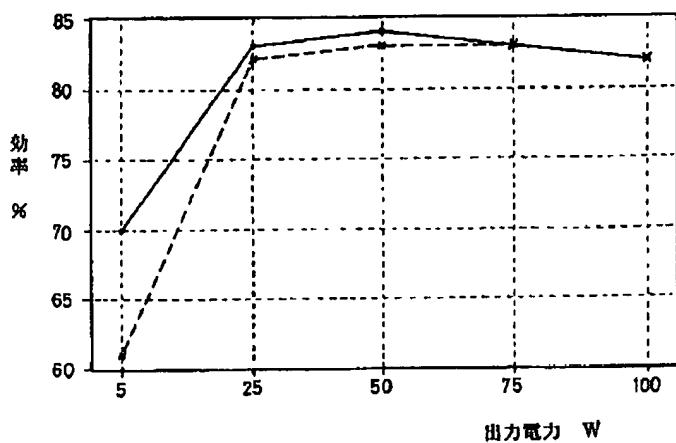
1. This document has been translated by computer. So the translation may not reflect the original precisely.
 2. **** shows the word which can not be translated.
 3. In the drawings, any words are not translated.
-

DRAWINGS

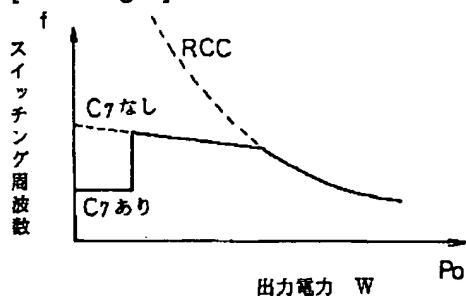
[Drawing 1]



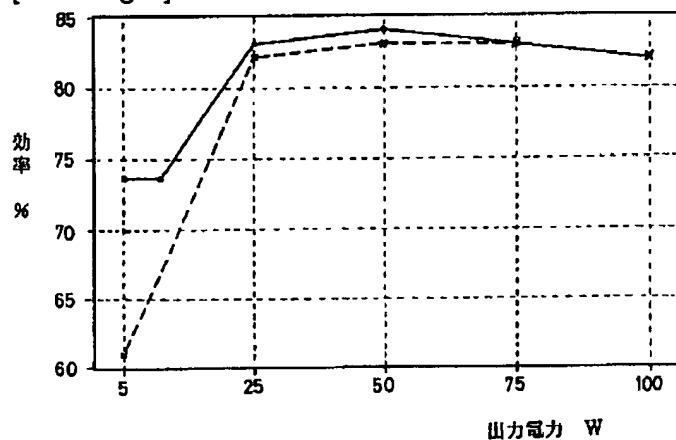
[Drawing 2]



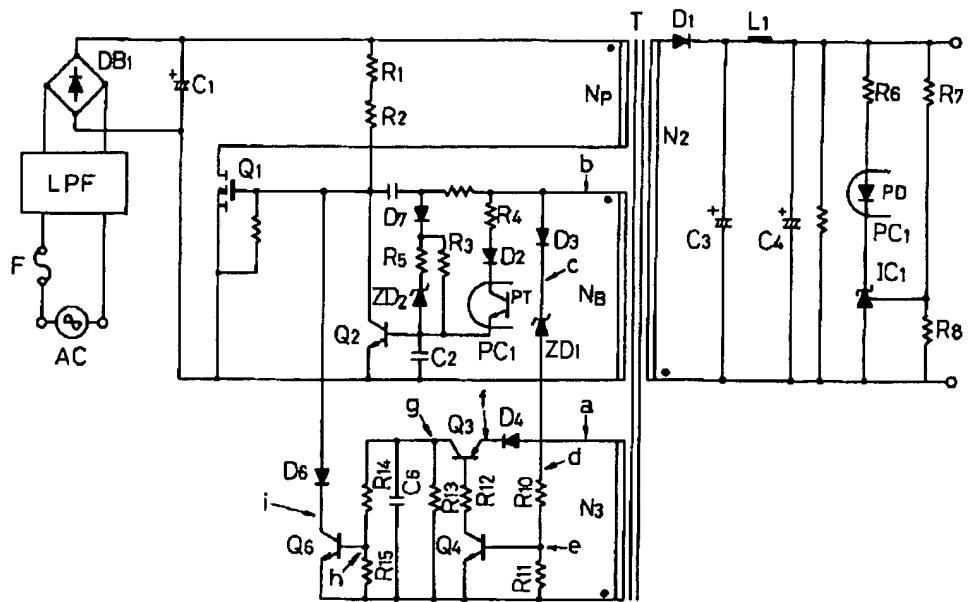
[Drawing 5]



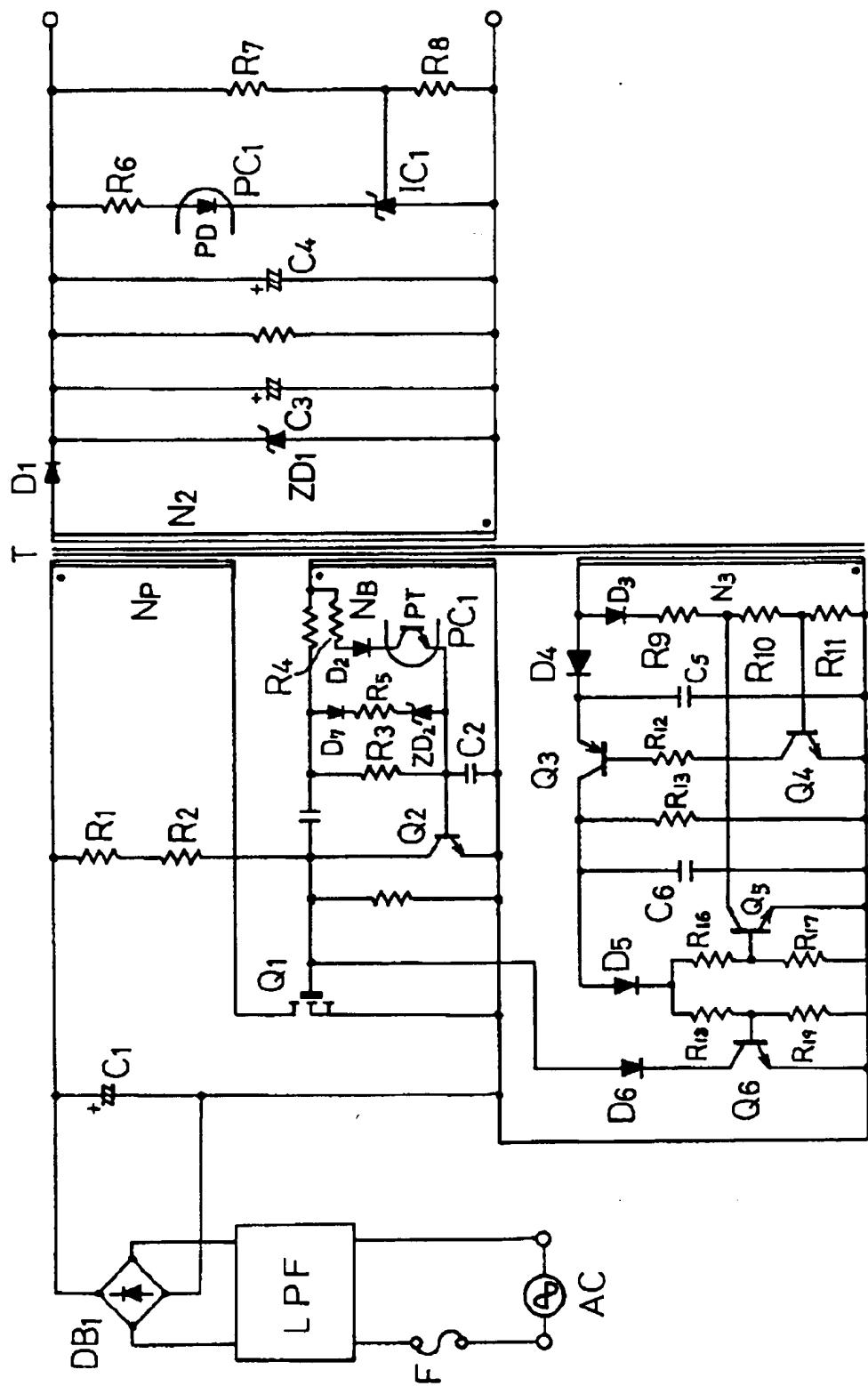
[Drawing 6]



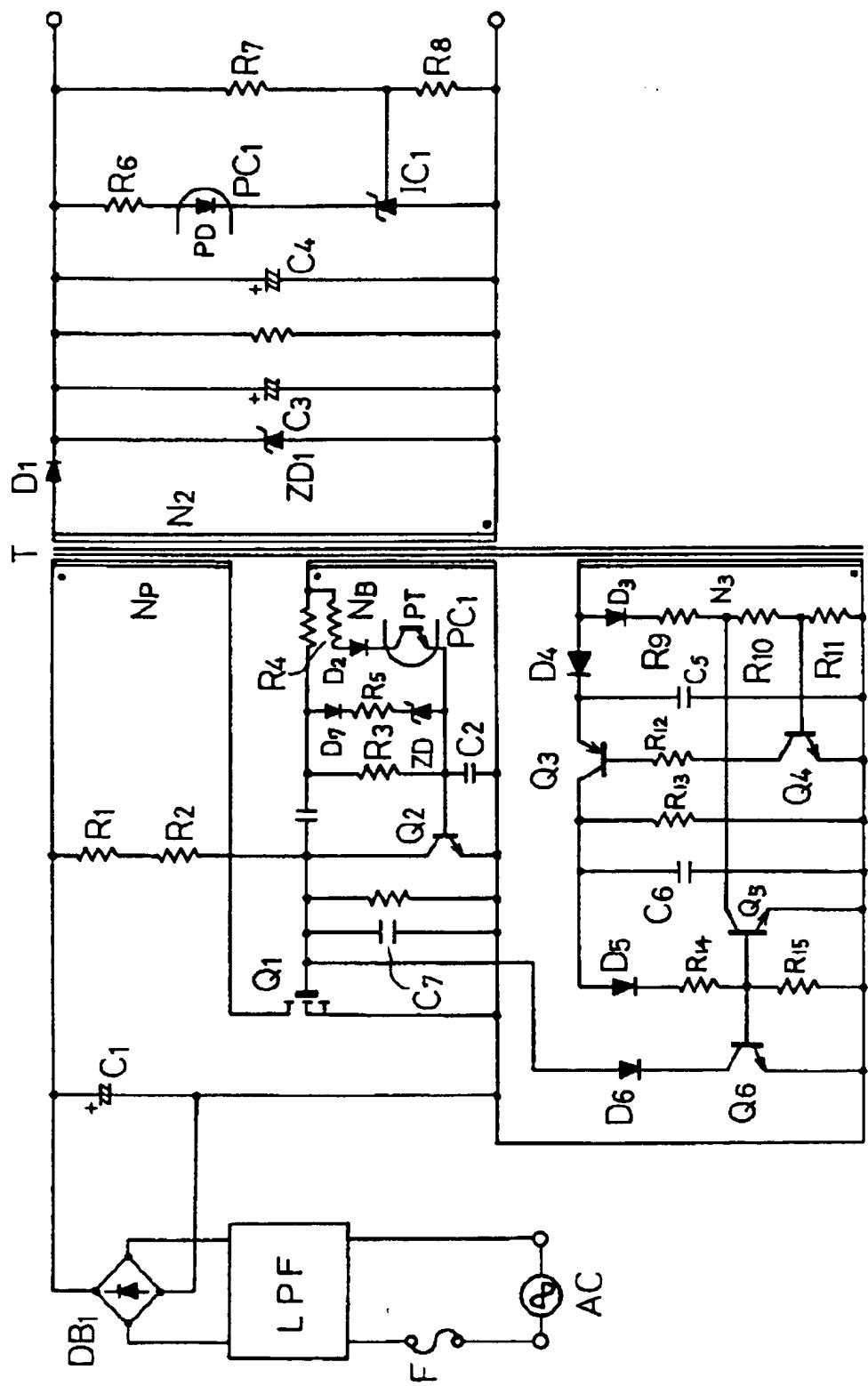
[Drawing 7]



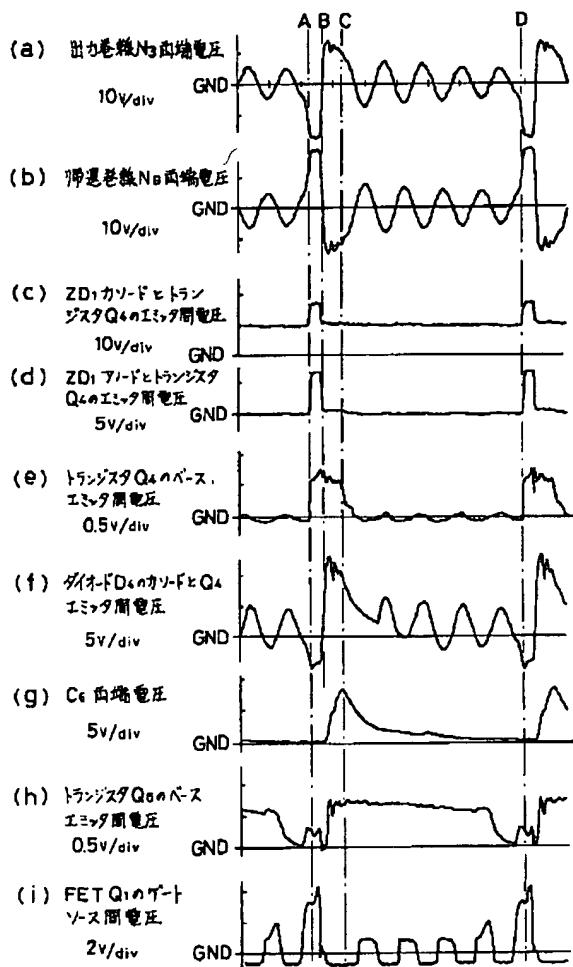
[Drawing 3]



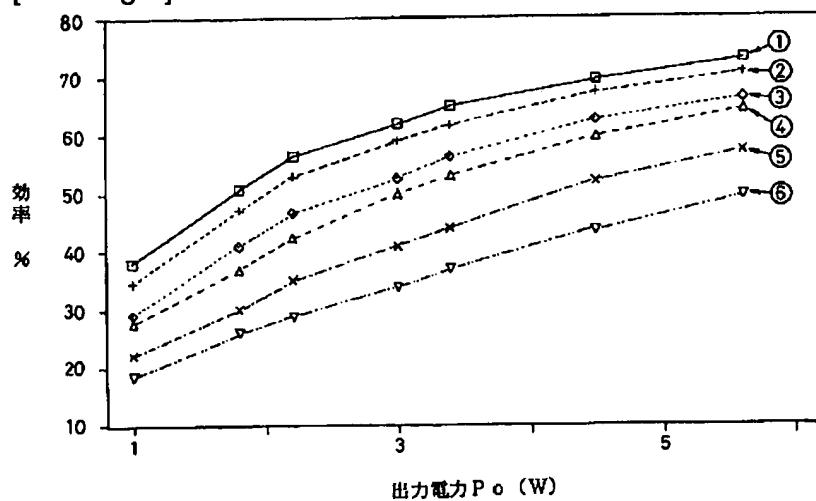
[Drawing 4]



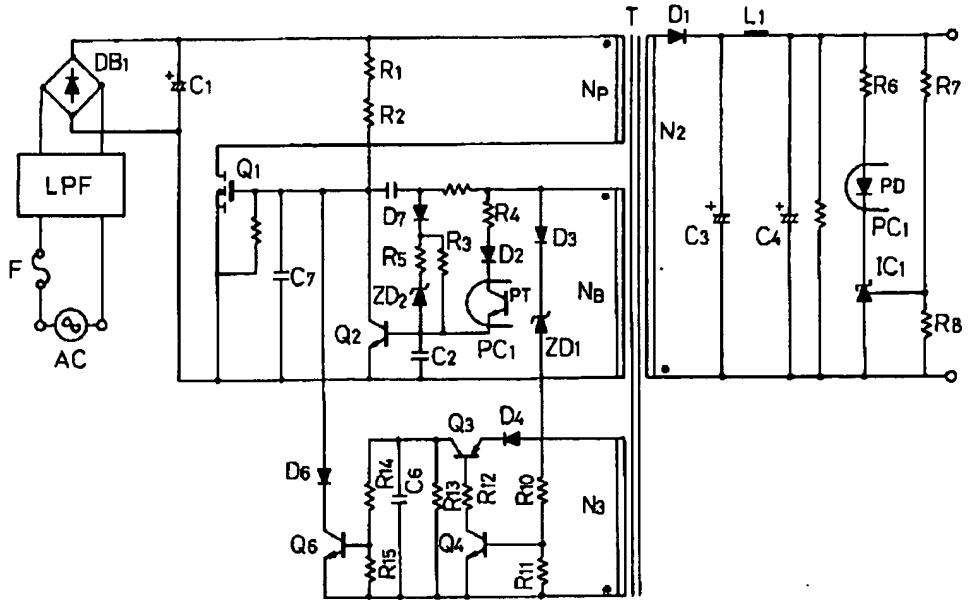
[Drawing 8]



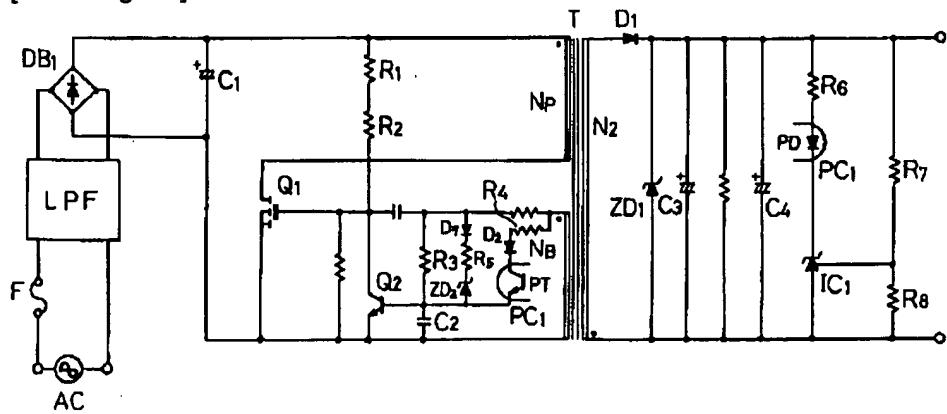
[Drawing 9]



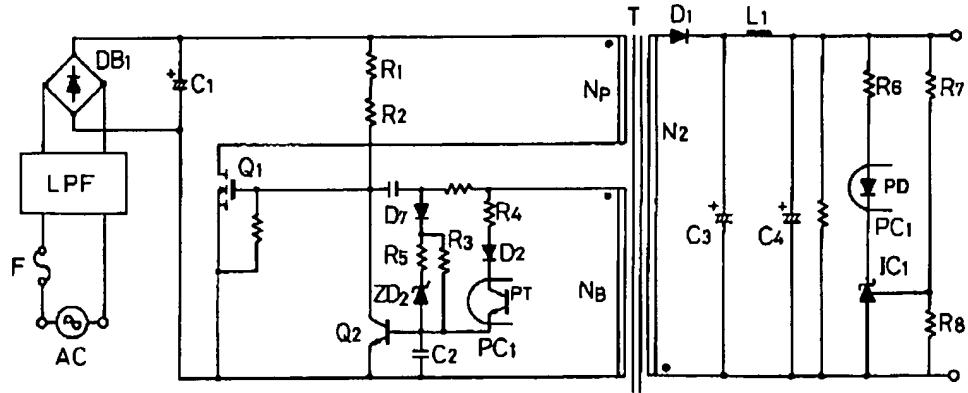
[Drawing 10]



[Drawing 11]



[Drawing 12]



[Translation done.]

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-67335

(43) 公開日 平成7年(1995)3月10日

(51) Int. C1. 6
H 02 M 3/338 A 8726-5 H
H 02 J 1/00 308 B 7509-5 G
H 02 M 3/28 S 8726-5 H

F I

技術表示箇所

審査請求 未請求 請求項の数 4 FD

(全14頁)

(21) 出願番号 特願平6-55102
(22) 出願日 平成6年(1994)2月28日
(31) 優先権主張番号 特願平5-172500
(32) 優先日 平5(1993)6月18日
(33) 優先権主張国 日本 (JP)

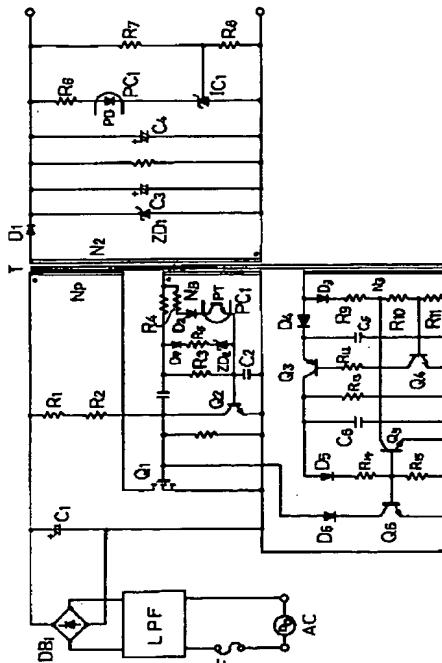
(71) 出願人 000006231
株式会社村田製作所
京都府長岡市天神二丁目26番10号
(72) 発明者 中平 浩二
京都府長岡市天神二丁目26番10号 株式
会社村田製作所内
(72) 発明者 谷 竜太
京都府長岡市天神二丁目26番10号 株式
会社村田製作所内
(72) 発明者 岡本 康司
京都府長岡市天神二丁目26番10号 株式
会社村田製作所内
(74) 代理人 弁理士 奥田 和雄

(54) 【発明の名称】スイッチング電源装置

(57) 【要約】

【目的】 軽負荷時での効率を上げること。

【構成】 スイッチング素子Q₁のターンオフ時に出力巻線N₃に正の電圧を発生させ、トランジスタQ₄をオンさせる。これによりトランジスタQ₃がオンし、コンデンサC₆を充電する。この電圧によりトランジスタQ₆、Q₅がオンすることでスイッチング素子Q₁及びトランジスタQ₄をオフさせる。コンデンサC₆、抵抗R₁₃～R₁₅の時定数により、コンデンサC₆の電荷がある程度放電するまで、ある一定時間この状態を保つ。この時間を調整することで、スイッチング素子Q₁のターンオフの時間を、ある一定以上できる。従って、スイッチング素子Q₁のスイッチング周波数を、ある周波数以上にならないようにできる。そのため、スイッチング素子Q₁のスイッチング回数を減少させることができ、その結果、軽負荷時のロスを減少させることができる。



1

【特許請求の範囲】

【請求項1】 1次巻線(N_P)、出力巻線(N_2)及び帰還巻線(N_B)を有する出力トランス(T)と、上記出力トランス(T)の1次巻線に一端が接続され帰還巻線に制御端子を接続した発振用のスイッチング素子(Q_1)と、出力トランス(T)の出力巻線(N_2)に接続された整流回路とを備えたリング・チョーク・コンバータ方式のスイッチング電源装置において、上記スイッチング素子(Q_1)のスイッチング周波数を、ある周波数以上にならないように抑制する制御手段を備え、該制御手段を、上記出力トランス(T)に設けた出力巻線(N_2)と同極性に巻装した第2の出力巻線(N_3)と、この第2の出力巻線(N_3)に発生した電圧によりオンする第1のスイッチ素子(Q_4)と、この第1のスイッチ素子(Q_4)のオン動作によりオン駆動される第2のスイッチ素子(Q_3)と、この第2のスイッチ素子(Q_3)のオン動作により充電されるコンデンサ(C_6)及び抵抗($R_{1,3}$)～($R_{1,5}$)からなる時定数回路と、この時定数回路により所定時間上記第1のスイッチ素子(Q_4)をオフさせる第3のスイッチ素子(Q_5)と、上記時定数回路により上記スイッチング素子(Q_1)の制御端子をLレベルにして該スイッチング素子(Q_1)を所定時間オフ状態に維持する第4のスイッチ素子(Q_6)とで構成したことを特徴とするスイッチング電源装置。

【請求項2】 上記スイッチング素子(Q_1)の制御端子とアースとの間にコンデンサ(C_7)を接続したことを特徴とする請求項1記載のスイッチング電源装置。

【請求項3】 1次巻線(N_P)、出力巻線(N_2)及び帰還巻線(N_B)を有する出力トランス(T)と、上記出力トランス(T)の1次巻線に一端が接続され帰還巻線(N_B)に制御端子を接続した発振用のスイッチング素子(Q_1)と、出力トランス(T)の出力巻線(N_2)に接続された整流回路とを備えたリング・チョーク・コンバータ方式のスイッチング電源装置において、上記スイッチング素子(Q_1)のスイッチング周波数を、ある周波数以上にならないように抑制する制御手段を備え、該制御手段を、上記出力トランス(T)に設けた出力巻線(N_2)と同極性に巻装した第2の出力巻線(N_3)と、上記スイッチング素子(Q_1)のオン時に上記出力トランスTの帰還巻線(N_B)より発生した電圧によりオンする第1のスイッチ素子(Q_4)と、この第1のスイッチ素子(Q_4)のオン動作によりオン駆動される第2のスイッチ素子(Q_3)と、スイッチング素子(Q_1)のターンオフ時に帰還巻線(N_B)に発生した逆電圧により上記第1、第2のスイッチ素子(Q_4)、(Q_3)がオフに移行するまでのタイムラグの間に、上記第2の出力巻線(N_3)に発生した電圧により第2のスイッチ素子(Q_5)を介して充電されるコンデンサ(C_6)及び抵抗($R_{1,3}$)～($R_{1,5}$)からなる

時定数回路と、この時定数回路により所定時間オン動作を維持して上記スイッチング素子(Q_1)の制御端子をLレベルにし、該スイッチング素子(Q_1)を所定時間オフ状態に維持する第3のスイッチ素子(Q_6)とで構成したことを特徴とするスイッチング電源装置。

【請求項4】 上記スイッチング素子(Q_1)の制御端子とアースとの間にコンデンサ(C_7)を接続したことを特徴とする請求項3記載のスイッチング電源装置。

【発明の詳細な説明】

10 【0001】

【産業上の利用分野】 本発明は、リング・チョーク・コンバータ(RCC)方式を用いたスイッチング電源装置に関するものである。

【0002】

【従来の技術】 図11は従来のFET式のリング・チョーク・コンバータ(RCC)方式のスイッチング電源装置の具体回路図を示すものである。尚、この種の従来例としては、例えば、特公平4-9034号公報が挙げられる。交流電源ACがヒューズF及びラインフィルタLPFを介して整流用のダイオードブリッジDB₁の入力端に接続されており、このダイオードブリッジDB₁の出力端には平滑用のコンデンサC₁が接続されている。

20

【0003】 インバータ回路は、出力トランスT、FETからなるスイッチング素子Q₁、起動用抵抗R₁、R₂等で構成されている。また、出力トランスTの出力巻線N₂の両端には、整流用のダイオードD₁、定電圧用のツエナーダイオードZD₁、コンデンサC₃、C₄からなる平滑回路が接続されている。

30

【0004】 更に、インバータ回路には、出力電圧の安定制御及び過電流保護回路としての電圧検出回路及び制御回路が設けてある。インバータ回路の出力側に設けた電圧検出回路は、出力電圧を分圧して検出する抵抗R₇、R₈、フォトカプラPC₁の発光側の発光ダイオードPD、シャントレギュレータIC₁等で構成されている。また、インバータ回路の出力トランスTの帰還巻線N_B側に設けた制御回路は、上記フォトカプラPC₁の発光ダイオードPDと対となるフォトトランジスタPT、抵抗R₃～R₆、ダイオードD₂、D₇、ツエナーダイオードZD₂、スイッチング素子Q₁のゲート・ソース間に並列に接続したトランジスタQ₂等で構成されている。

40

【0005】 次に、図11に示す回路の動作について説明する。まず、電源が投入された起動時においては、抵抗R₁、R₂を介してスイッチング素子Q₁のゲートに電圧が印加されて、該スイッチング素子Q₁がオンする。このスイッチング素子Q₁がオンすると、出力トランスTの1次巻線N_Pに電源電圧が印加されて、帰還巻線N_Bに1次巻線N_Pと同方向に電圧が発生する。この発生した電圧により抵抗R₃及びダイオードD₇、抵抗

R_5 , ツエナーダイオード ZD_2 の直列回路を介してコンデンサ C_2 を充電する。

【0006】コンデンサ C_2 が充電されていき、トランジスタ Q_2 のベース・エミッタ間の順方向電圧を越えると、トランジスタ Q_2 がオンする。トランジスタ Q_2 がオンすると、トランジスタ Q_2 のコレクタ電位がLレベルとなって、スイッチング素子 Q_1 のゲートをLレベルとして、該スイッチング素子 Q_1 をオフさせる。

【0007】スイッチング素子 Q_1 がオフすると、該スイッチング素子 Q_1 のオン時に出力トランス T に蓄積されていたエネルギーを出力巻線 N_2 を介して放出される。このエネルギーである電圧がダイオード D_1 で整流され、コンデンサ C_3 , C_4 にて平滑されて、負荷に電力が供給されることになる。

【0008】コンデンサ C_2 の電荷が抵抗 R_3 を介して放電してしまうと、トランジスタ Q_2 はオフし、スイッチング素子 Q_1 がオンする。スイッチング素子 Q_1 がオンすると、再び出力トランス T の1次巻線 N_P に電圧が印加されて、出力トランス T にエネルギーを蓄積する。このような動作を繰り返していくことで、インバータ回路が起動して、定常状態に移行する。

【0009】ここで、負荷側の出力電圧は、抵抗 R_7 と R_8 とで常時分圧して検出されており、この分圧した検出電圧とシャントレギュレータ IC_1 が有する基準電圧とを比較している。そして、出力電圧の変動量をシャントレギュレータ IC_1 で増幅し、フォトカプラ PC_1 の発光ダイオード PD に流す電流を変化させて、発光ダイオード PD の発光量に応じてフォトカプラ PC_1 のフォトトランジスタ PT のインピーダンスを変化させ、コンデンサ C_2 の充電時定数を変えることで、出力電圧が一定となるように制御を行う。

【0010】ここで、出力電圧が上昇すると、フォトカプラ PC_1 の発光ダイオード PD に電流が多く流れ、フォトトランジスタ PT を介してコンデンサ C_2 の充電時定数が短くなり、トランジスタ Q_2 を早くオンさせて、スイッチング素子 Q_1 をオフとして、該スイッチング素子 Q_1 のオン期間を短くして、出力電圧を低下させるように制御する。また、出力電圧が低下した場合には、上記の逆の動作を行って、出力電圧を上昇させるように制御を行い、出力電圧が一定となるように定電圧制御をする。

【0011】また、負荷電流が大となると、出力電圧が低下していき、フォトカプラ PC_1 の発光ダイオード PD に流れる電流が小さくなり、コンデンサ C_2 の充電時定数は抵抗 R_3 と、ダイオード D_7 ，抵抗 R_6 、ツエナーダイオード ZD_2 直列回路との並列値となって最大となり、これ以上負荷電流をとってもスイッチング素子 Q_1 のオン期間幅は増加せず、所謂フの字特性となる。つまり、過電流制御が行われることになる。

【0012】

【発明が解決しようとする課題】ここで、図11に示すようなリング・チョーク・コンバータ回路において、一般に発振周波数 f は次式で示される。

$$f = (D^2 V_1) / (2 L_1 P_1)$$

但し、Dはデューティ、 P_1 は入力電力、 L_1 は1次巻線 N_P のインダクタンス値、 V_1 は入力電圧である。上式より、入力電力 P_1 が小さくなると、発振周波数 f は大きくなる (f の変動大)。

【0013】また、入力電力 P_1 の小の時は、スイッチング素子 Q_1 のスイッチングロスが大となり、効率が悪くなり、この時のスイッチング素子 Q_1 のロスはほとんどスイッチングロスである（スイッチング素子 Q_1 のオン抵抗 R_{DS} によるロスは小さい）。入力電力 P_1 が小の時、つまり、出力電力が小の時のロスのほとんどは、スイッチングロスであることから、ロスを減衰させるためには、スイッチング素子 Q_1 自体のスイッチングロスを減少させる方法と、スイッチング素子 Q_1 のスイッチング回数を減少させる方法がある。

【0014】ところで、図12は他の従来例のスイッチング電源装置の具体回路図であり、図11の場合と略同じであるが、回路構成が異なる部分だけ説明する。まず、出力トランス T の2次側は、整流用のダイオード D_1 を介して接続される平滑回路の構成を、コンデンサ C_3 , C_4 とチョークコイル L_1 とで構成している。また、出力トランス T の帰還巻線 N_B 側に接続されコンデンサ C_2 を充電する時定数回路を少し異ならせている。すなわち、抵抗 R_3 を、抵抗 R_6 とツエナーダイオード ZD_2 との直列回路に並列に接続している。

【0015】なお、図12における回路の動作は、図11の回路と基本的に同じなので、その説明は省略する。

【0016】本発明は上述の点に鑑みて提供したものであって、スイッチング素子の発振周波数をある周波数以上に上げないようにしてロスを少なくして効率を上げることを目的としたスイッチング電源装置を提供するものである。

【0017】

【課題を解決するための手段】本発明は、1次巻線 N_P 、出力巻線 N_2 及び帰還巻線 N_B を有する出力トランス T と、上記出力トランス T の1次巻線 N_P に一端が接続され帰還巻線 N_B に制御端子を接続した発振用のスイッチング素子 Q_1 と、出力トランス T の出力巻線 N_2 に接続された整流回路とを備えたリング・チョーク・コンバータ方式のスイッチング電源装置において、上記スイッチング素子 Q_1 のスイッチング周波数を、ある周波数以上にならないように抑制する制御手段を備え、該制御手段を、上記出力トランス T に設けた出力巻線 N_2 と同極性に巻装した第2の出力巻線 N_3 と、この第2の出力巻線 N_3 に発生した電圧によりオンする第1のスイッチ素子 Q_4 と、この第1のスイッチ素子 Q_4 のオン

50 動作によりオン駆動される第2のスイッチ素子 Q_3 と、

この第2のスイッチ素子Q₃のオン動作により充電されるコンデンサC₆及び抵抗R_{1,3}～R_{1,6}からなる時定数回路と、この時定数回路により所定時間上記第1のスイッチ素子Q₄をオフさせる第3のスイッチ素子Q₅と、上記時定数回路により上記スイッチング素子Q₁の制御端子をLレベルにして該スイッチング素子Q₁を所定時間オフ状態に維持する第4のスイッチ素子Q₆とで構成したことを特徴としている。

【0018】また、請求項2においては上記請求項1の回路構成において、上記スイッチング素子Q₁の制御端子とアースとの間にコンデンサC₇を接続したことを特徴としている。

【0019】更に、請求項3においては、1次巻線N_P、出力巻線N₂及び帰還巻線N_Bを有する出力トランジスタTと、上記出力トランジスタTの1次巻線に一端が接続され帰還巻線N_Bに制御端子を接続した発振用のスイッチング素子Q₁と、出力トランジスタTの出力巻線N₂に接続された整流回路とを備えたリング・ショーカ・コンバータ方式のスイッチング電源装置において、上記スイッチング素子Q₁のスイッチング周波数を、ある周波数以上にならないように抑制する制御手段を備え、該制御手段を、上記出力トランジスタTに設けた出力巻線N₂と同極性に巻装した第2の出力巻線N₃と、上記スイッチング素子Q₁のオン時に上記出力トランジスタTの帰還巻線N_Bより発生した電圧によりオフする第1のスイッチ素子Q₄と、この第1のスイッチ素子Q₄のオン動作によりオフ駆動される第2のスイッチ素子Q₃と、スイッチング素子Q₁のターンオフ時に帰還巻線N_Bに発生した逆電圧により上記第1、第2のスイッチ素子Q₄、Q₃がオフに移行するまでのタイムラグの間に、上記第2の出力巻線N₃に発生した電圧により第2のスイッチ素子Q₃を介して充電されるコンデンサC₆及び抵抗R_{1,3}～R_{1,6}からなる時定数回路と、この時定数回路により所定時間オフ動作を維持して上記スイッチング素子Q₁の制御端子をLレベルにし、該スイッチング素子Q₁を所定時間オフ状態に維持する第3のスイッチ素子Q₆とで構成したことを特徴としている。

【0020】また、請求項4においては上記請求項3の回路構成において、上記スイッチング素子Q₁の制御端子とアースとの間にコンデンサC₇を接続したことを特徴としている。

【0021】

【作用】本発明によれば、時定数回路における時間により所定時間第4のスイッチ素子Q₆を駆動してスイッチング素子Q₁を所定時間オフ状態に維持させることで、該スイッチング素子Q₁のスイッチング周波数を、ある周波数以上にならないようにしている。従って、出力電力が小さい場合のスイッチングロスを減少させることができ、そのため、軽負荷時での効率を向上させることができる。

【0022】また、請求項2によれば、上記スイッチング素子Q₁の制御端子とアースとの間にコンデンサC₇を接続していることで、時定数回路により所定時間が経過してスイッチング素子Q₁がターンオフしようとしても、コンデンサC₇によりスイッチング素子Q₁の制御端子への電圧の立ち上がりが遅れて、スイッチング素子Q₁のオフ時間をより長くすることができる。そのため、軽負荷時でのスイッチング素子Q₁のスイッチング周波数をより減少させることができ、軽負荷時で、より効率を向上させることができる。

【0023】請求項3によれば、時定数回路における時間により所定時間第3のスイッチ素子Q₆を駆動してスイッチング素子Q₁を所定時間オフ状態に維持させることで、該スイッチング素子Q₁のスイッチング周波数を、ある周波数以上にならないようにしている。従って、出力電力が小さい場合のスイッチングロスを減少させることができ、そのため、軽負荷時での効率を向上させることができる。

【0024】また、請求項4によれば、上記スイッチング素子Q₁の制御端子とアースとの間にコンデンサC₇を接続していることで、時定数回路により所定時間が経過してスイッチング素子Q₁がターンオフしようとしても、コンデンサC₇によりスイッチング素子Q₁の制御端子への電圧の立ち上がりが遅れて、スイッチング素子Q₁のオフ時間をより長くすることができる。そのため、軽負荷時でのスイッチング素子Q₁のスイッチング周波数をより減少させることができ、軽負荷時で、より効率を向上させることができる。

【0025】

【実施例】以下、本発明の実施例を図面を参照して説明する。図1に本発明のスイッチング電源装置の具体回路図を示す。尚、図1に示す從来と同じ要素には同一の記号を付して説明を省略し、本発明の要旨の部分について詳述する。

【0026】図1に示すように、出力トランジスタTに第2の出力巻線N₃を設け、この出力巻線N₃の両端にダイオードD₃、抵抗R₉～R_{1,1}の直列回路を接続し、第2の出力巻線N₃の一端よりダイオードD₄を介してトランジスタQ₃のエミッタに接続している。また、トランジスタQ₃のベースには抵抗R_{1,2}を介してトランジスタQ₄のコレクタを接続し、該トランジスタQ₄のベースは抵抗R_{1,0}とR_{1,1}の接続点に接続してある。

【0027】上記トランジスタQ₃のコレクタとトランジスタQ₄のエミッタとの間にコンデンサC₆を接続し、このコンデンサC₆に並列に、抵抗R_{1,3}と、ダイオードD₅、抵抗R_{1,4}及びR_{1,5}の直列回路をそれぞれ接続している。また、抵抗R_{1,4}とR_{1,5}の接続点とトランジスタQ₅、Q₆のベースとをそれぞれ接続している。一方のトランジスタQ₅のコレクタは抵抗R₉とR_{1,0}の接続点に接続している。また、他方のトランジ

スタ Q_6 のコレクタはダイオード D_6 を介してスイッチング素子 Q_1 のゲートに接続している。

【0028】次に動作を説明する。定常状態においては、抵抗 R_1 , R_2 を介してスイッチング素子 Q_1 のゲートに電圧がかかり、スイッチング素子 Q_1 がターンオンする。スイッチング素子 Q_1 がターンオンすると、出力トランジスタ T に電流が流れ、帰還巻線 N_B に1次巻線 N_P と同方向に電圧がかかる。そして、フォトカプラ P_C_1 を介して流れる電流によって、コンデンサ C_2 に電荷が蓄えられていき、トランジスタ Q_2 がオンする。

【0029】トランジスタ Q_2 がオンすると、スイッチング素子 Q_1 のゲートの電圧が下がり、スイッチング素子 Q_1 はターンオフする。この時、出力トランジスタ T の1次巻線 N_P に対して逆極性で巻いた出力巻線 N_2 、出力巻線 N_3 に正の電圧が発生する。

【0030】出力トランジスタ T の出力巻線 N_2 においては、理想的には、 $\Delta T = (I_{2P}V) / L_2$ (I_{2P} は2次側電流、 V は出力電圧、 ΔT はスイッチング素子 Q_1 のオフ期間) で示される ΔT で出力トランジスタ T に蓄えられたエネルギーを放出してしまい、その直後にスイッチング素子 Q_1 はターンオンとなる(軽負荷時には、この ΔT が短いため発振周波数が上がる)。

【0031】しかし、ここで、スイッチング素子 Q_1 のターンオフ時に出力トランジスタ T の出力巻線 N_3 に正の電圧を発生させ、トランジスタ Q_4 をオンさせる。このトランジスタ Q_4 のオンによりトランジスタ Q_3 がオンし、コンデンサ C_6 を充電し、このコンデンサ C_6 の両端に電圧が発生する。コンデンサ C_6 の両端の電圧が抵抗 R_{14} と R_{15} で分圧した電圧がトランジスタ Q_5 , Q_6 のベースにそれぞれ印加されてトランジスタ Q_5 , Q_6 がオンする。

【0032】トランジスタ Q_6 がオンすることにより、スイッチング素子 Q_1 のゲートをLレベルにして、該スイッチング素子 Q_1 をオフさせる。また、同時にトランジスタ Q_6 がオンすることにより、トランジスタ Q_4 のベースをLレベルにして、該トランジスタ Q_4 をオフさせる。更に、トランジスタ Q_4 がオフすることで、トランジスタ Q_3 がオフする。

【0033】そして、コンデンサ C_6 、抵抗 R_{13} ～ R_{16} の時定数により、コンデンサ C_6 の電荷をある程度放電するまで、ある一定時間この状態を保つ。この時間、つまり、コンデンサ C_6 、抵抗 R_{13} ～ R_{16} で構成される時定数回路の時定数を調整することで、スイッチング素子 Q_1 のターンオフの時間を、ある一定以上にすることができる。従って、スイッチング素子 Q_1 のスイッチング周波数を、ある周波数以上にならないようにすることができる。

【0034】このように、本実施例ではリング・チョーク・コンバータ回路において、スイッチング素子 Q_1 のスイッチング回数を減少させるために、出力トラン

ST の1次側及び2次側にも電流が流れない休止時間を作ることで、スイッチング周波数のある周波数以上にはならないようとしているものである。従って、スイッチング素子 Q_1 のターンオフ期間を、ある一定以上持たせることにより、スイッチング素子 Q_1 のスイッチング回数を減少させることができ、その結果、軽負荷時のロスを減少させることができる。

【0035】尚、この休止期間は、入力電圧、負荷状態、その時のスイッチング素子 Q_1 の発振波形等で一定ではなく、スイッチング素子 Q_1 のターンオフ期間は完全に固定されるわけではない。また、スイッチング素子 Q_1 としてFETを用いたが、トランジスタを用いた場合にも同様に適用できるものである。

【0036】図2に本発明の実験結果を示す。図2に示す実線が本発明であり、破線が従来例(図11)である。図示するように、出力電力が5Wの時、従来例では効率が約61%であったのが、本発明では、約70%とすることができた。従って、本発明においては、軽負荷時で特に効率が良いものである。

【0037】(実施例2) 図3に実施例2の具体回路図を示す。本実施例において、先の実施例と異なるところはトランジスタ Q_5 , Q_6 のベース側の回路が少し異なるだけである。すなわち、トランジスタ Q_5 のベースには、抵抗 R_{16} と R_{17} の分圧出力を印加するようにし、また、トランジスタ Q_6 のベースには抵抗 R_{18} と R_{19} の分圧出力を印加するようにしている。そして、抵抗 R_{16} と R_{18} の共通接続点をダイオード D_6 のカソードに接続している。

【0038】本実施例では、抵抗 R_{16} と R_{17} の分圧比を、抵抗 R_{18} と R_{19} の分圧比と異ならせることによって、例えば、トランジスタ Q_6 がオンする時刻をトランジスタ Q_6 がオフする時刻より遅らせることで、コンデンサ C_6 の充電時間を多くして、トランジスタ Q_6 がオフしている時間、つまり、スイッチング素子 Q_1 がオフしている時間を多くすることができる。つまり、スイッチング素子 Q_1 のターンオフ時間を多くしてスイッチング回数を下げることで、軽負荷時の効率をより向上させることができる。

【0039】(実施例3) 図4に実施例3の具体回路図を示す。本実施例は、図1に示す回路において、スイッチング素子 Q_1 のゲート・ソース間にコンデンサ C_7 を並列に接続したものである。本実施例では、コンデンサ C_6 の充電電荷が放電しきってトランジスタ Q_6 がオフした時にスイッチング素子 Q_1 のゲートに抵抗 R_1 と R_2 を介して電圧が印加されるが、コンデンサ C_7 によりスイッチング素子 Q_1 のゲート電圧の立ち上がりを遅らせている。

【0040】つまり、上記コンデンサ C_7 によりスイッチング素子 Q_1 のオフ期間を長くすることで、該スイッチング素子 Q_1 のスイッチング回数を先の実施例より、

より減少させることができ、軽負荷時でのロスをより減少させることができる。図5は出力電力とスイッチング周波数fとの関係を示し、コンデンサC₇がない場合と比べて、コンデンサC₇をスイッチング素子Q₁のゲートに接続した場合の方が、スイッチング周波数fをより下げることができる。なお、RCCは、本発明の制御を行わない場合を示しており、軽負荷時では、スイッチング周波数がかなり上昇している。

【0041】また、図6は本実施例における出力電力を効率との関係を示し、実線は本実施例であり、破線は従来例(図11)である。図示するように軽負荷時において特に効率を向上することができる。図1に示す実施例と比べて、本実施例の場合には、3~4%程効率を向上させることができる。

【0042】(実施例4)図7に実施例4を示す。本実施例は図12に示す従来例に対応するものである。また上記の実施例と同様に、本実施例でも図12の従来例と同じ要素には同一の記号を付している。図8は本実施例の各部の電圧波形を示している。

【0043】図7に示すように、出力トランジストに第2の出力巻線N₃を設けている。そして、出力トランジストの帰還巻線N_Bの一端と上記第2の出力巻線N₃の他端との間に、ダイオードD₃、ツエナーダイオードZD₁、抵抗R₁₀及び抵抗R₁₁との直列回路を並列に接続している。また、出力トランジストの第2の出力巻線N₃の一端よりダイオードD₄を介してトランジスタQ₃のエミッタに接続している。このトランジスタQ₃のベースには抵抗R₁₂を介してトランジスタQ₄のコレクタに接続し、該トランジスタQ₄のベースは上記抵抗R₁₀とR₁₁の接続点に接続してある。

【0044】上記トランジスタQ₃のコレクタとトランジスタQ₄のエミッタとの間にコンデンサC₆を接続し、このコンデンサC₆に並列に、抵抗R₁₃と、抵抗R₁₄及び抵抗R₁₅の直列回路をそれぞれ接続している。また、抵抗R₁₄と抵抗R₁₅の接続点とトランジスタQ₆のベースとを接続している。さらに、トランジスタQ₆のコレクタはダイオードD₆を介してスイッチング素子Q₁のゲートに接続している。

【0045】次に動作を図8を参照して説明する。ここで、図8は図7の各部の電圧波形を示し、図8の(a)~(i)は、図7のa点~i点での電圧波形を示している。また、図8において、横軸は全波形2.0μ/diVで、GNDは全てトランジスタQ₄のエミッタの電位として測定したものである。

【0046】定常状態においては、抵抗R₁、R₂を介してスイッチング素子Q₁のゲートに電圧がかかり、スイッチング素子Q₁がターンオンする。スイッチング素子Q₁がターンオンすると、出力トランジストに電流が流れ、帰還巻線N_Bの1次巻線N_Pと同方向に電圧がかかる(図8(b)のA-B参照)。そして、ダイオードD

、ツエナーダイオードZD₁、抵抗R₁₀、R₁₁を介してトランジスタQ₄のベースに電圧がかかり、該トランジスタQ₄がオン状態になる(図8(c)~(e)のA-B参照)。

【0047】しかし、出力トランジストの第2の出力巻線N₃には1次巻線N_Pと逆方向に電圧がかかるため(図8(a)のA-B参照)、ダイオードD₄によって阻止され、コンデンサC₆は充電されない(図8(g)のA-B参照)。そして、フォトカプラPC₁を介して流れる電流によって、コンデンサC₂に電荷が蓄えられていき、トランジスタQ₂がオンする。

【0048】トランジスタQ₂がオンすると、スイッチング素子Q₁のゲートの電圧が下がり、スイッチング素子Q₁はターンオフする。この時、出力トランジストの1次巻線N_Pに対して逆極性で巻いた出力巻線N₂、出力巻線N₃に正の電圧が発生する(図8の(a)のB点参照)。

【0049】出力トランジストの出力巻線N₂においては、理想的には、 $\Delta T = (I_{2P}V) / L_2$ (I_{2P}は2次側電流、Vは出力電圧、ΔTはスイッチング素子Q₁のオフ期間)で示されるΔTで出力トランジストに蓄えられたエネルギーを放出してしまい、その後にスイッチング素子Q₁はターンオンとなる(軽負荷時には、このΔTが短いため発振周波数が上がる)。

【0050】しかし、ここでスイッチング素子Q₁のターンオフ時に出力トランジストの第2の出力巻線N₃に正の電圧を発生させる(図8の(a)のB点参照)。ここで、トランジスタQ₄は既にオンしており、図8(d)のB点で示される電圧と、トランジスタQ₄のオフの遅れにより、ターンオフ時、トランジスタQ₄はすぐにオフしない(図8(e)のB-C参照)ので、トランジスタQ₃もオン状態を保つ。

【0051】したがって、第2の出力巻線N₃に発生した電圧が、ダイオードD₄を介してトランジスタQ₃のコレクタに電圧がかかり(図8(f)のB-C参照)、コンデンサC₆に充電を開始する(図8(g)のB-C参照)。このコンデンサC₆の両端の電圧が、抵抗R₁₄とR₁₅で分圧した電圧がトランジスタQ₆のベースに印加されてトランジスタQ₆がオンする。

【0052】トランジスタQ₆がオンすることにより、スイッチング素子Q₁のゲートをLレベルにして、該スイッチング素子Q₁のオフ状態を維持する。一方、トランジスタQ₄は、帰還巻線N_Bに逆電圧が発生しているため(図8(b)のB-C参照)、上述の遅れのためにオン状態を維持していてもその遅れの後にオフする(図8(e)のC点参照)。

【0053】また、図8のC-Dの間、出力トランジストの帰還巻線N_Bにはグランド(GND)を中心に正負に振幅しているが(V_{B2})、図8(b)のA-B間の電圧(V_{B1})に比較して十分に小さいため、ツエナーダイオ

ードZD₁のツエナー電圧(V_Z)を、

$$V_{B2} < V_Z < V_{B1}$$

となるように設定することで、トランジスタQ₄は再びオンできないようにしている。

【0054】そして、コンデンサC₆、抵抗R_{1,3}～R_{1,6}の時定数により、コンデンサC₆の電荷をある程度放電するまで、ある一定時間この状態を保つ。この時間、つまり、コンデンサC₆、抵抗R_{1,3}～R_{1,6}で構成される時定数回路の時定数を調整することで、スイッチング素子Q₁のターンオフの時間を、ある一定以上にすることができます。従って、スイッチング素子Q₁のスイッチング周波数を、ある周波数以上にならないようにすることができる。

【0055】このように、本実施例ではリンクギング・チャージ・コンバータ回路において、スイッチング素子Q₁のスイッチング回数を減少させるために、出力トラン*

入力電圧(V)	従来回路(図12)	本発明(図7)
185	④	①
220	⑤	②
264	⑥	③

【0058】図9に本実施例の実験結果を示す。上記表1に図9の①～⑥の線の条件を示す。図9に示すように、入力電圧が220Vで、出力電力が3Wの時、図12に示す従来例(⑤)では、効率が約41%であったのが、本実施例(②)では、約58%とすることができた。また、出力電力が3Wの時、従来例では入力電圧により効率が33%(⑥)～49%(④)と16%変動していたが、本実施例では、52%(③)～62%(①)と10%の変動とすることができた。したがって、本実施例においては軽負荷時で効率が良く、入力の変動による効率の変動が少ないものである。

【0059】(実施例5)図10に実施例3の具体回路図を示す。本実施例は、図7に示す回路において、スイッチング素子Q₁のゲート・ソース間にコンデンサC₇を並列に接続したものである。本実施例では、コンデンサC₆の充電電荷が放電しきってトランジスタQ₆がオフした時にスイッチング素子Q₁のゲートに抵抗R₁とR₂を介して電圧が印加されるが、コンデンサC₇によりスイッチング素子Q₁のゲート電圧の立ち上がりを遅らせている。

【0060】つまり、上記コンデンサC₇によりスイッチング素子Q₁のオフ期間を長くすることで、該スイッ

*STの1次側及び2次側にも電流が流れない休止時間を作ることで、スイッチング周波数のある周波数以上にはならないようになっているものである。従って、スイッチング素子Q₁のターンオフ期間を、ある一定以上持たせることにより、スイッチング素子Q₁のスイッチング回数を減少させることができ、その結果、軽負荷時のロスを減少させることができる。

【0056】尚、この休止期間は、入力電圧、負荷状態、その時のスイッチング素子Q₁の発振波形等で一定ではなく、スイッチング素子Q₁のターンオフ期間は完全に固定されるわけではない。また、スイッチング素子Q₁としてFETを用いたが、トランジスタを用いた場合にも同様に適用できるものである。

【0057】

【表1】

チング素子Q₁のスイッチング回数を先の実施例より、30 より減少させることができ、軽負荷時でのロスをより減少させることができる。図5は出力電力とスイッチング周波数fとの関係を示し(なお、図5は先の実施例1の場合の特性図であるが、本実施例の場合も同じ結果が得られたので、図5を利用する。)、コンデンサC₇がない場合と比べて、コンデンサC₇をスイッチング素子Q₁のゲートに接続した場合の方が、スイッチング周波数fをより下げることができる。なお、RCCは、本発明の制御を行わない場合を示しており、軽負荷時では、スイッチング周波数がかなり上昇している。

【0061】また、図6は本実施例における出力電力を効率との関係を示し(なお、図6は先の実施例1の場合の特性図であるが、上記図5の場合と同様に本実施例の場合も同じ結果が得られたので、図6を利用する。)、実線は本実施例であり、破線は従来例(図11)である。図示するように軽負荷時において特に効率を向上することができる。図7に示す実施例と比べて、本実施例の場合には、3～4%程効率を向上させることができる。

【0062】

【発明の効果】本発明によれば、1次巻線、出力巻線及

び帰還巻線を有する出力トランスと、上記出力トランスの1次巻線に一端が接続され帰還巻線に制御端子を接続した発振用のスイッチング素子と、出力トランスの出力巻線に接続された整流回路とを備えたリンクギング・チャーフ・コンバータ方式のスイッチング電源装置において、上記スイッチング素子のスイッチング周波数を、ある周波数以上にならないように抑制する制御手段を備え、該制御手段を、上記出力トランスに設けた出力巻線と同極性に巻装した第2の出力巻線と、この第2の出力巻線に発生した電圧によりオンする第1のスイッチ素子と、この第1のスイッチ素子のオン動作によりオン駆動される第2のスイッチ素子と、この第2のスイッチ素子のオン動作により充電されるコンデンサ及び抵抗からなる時定数回路と、この時定数回路により所定時間上記第1のスイッチ素子をオフさせる第3のスイッチ素子と、上記時定数回路により上記スイッチング素子の制御端子をLレベルにして該スイッチング素子を所定時間オフ状態に維持する第4のスイッチ素子とで構成したものであるから、時定数回路における時間により所定時間第4のスイッチ素子を駆動してスイッチング素子を所定時間オフ状態に維持させることで、該スイッチング素子のスイッチング周波数を、ある周波数以上にならないようにしている。従って、出力電力が小さい場合のスイッチングロスを減少させることができ、そのため、軽負荷時での効率を向上させることができるという効果を奏するものである。

【0063】また、請求項2によれば、上記スイッチング素子の制御端子とアースとの間にコンデンサを接続していることで、時定数回路により所定時間が経過してスイッチング素子がターンオンしようとしても、コンデンサによりスイッチング素子の制御端子への電圧の立ち上がりが遅れて、スイッチング素子のオフ時間をより長くすることができる。そのため、軽負荷時でのスイッチング素子のスイッチング周波数をより減少させることができ、軽負荷時で、より効率を向上させることができる。

【0064】請求項3によれば、時定数回路における時間により所定時間第3のスイッチ素子を駆動してスイッチング素子を所定時間オフ状態に維持させることで、該スイッチング素子のスイッチング周波数を、ある周波数以上にならないようにしている。従って、出力電力が小さい場合のスイッチングロスを減少させることができ、そのため、軽負荷時での効率を向上させることができるという効果を奏するものである。

【0065】また、請求項2によれば、上記スイッチング素子の制御端子とアースとの間にコンデンサを接続し

ていることで、時定数回路により所定時間が経過してスイッチング素子がターンオンしようとしても、コンデンサによりスイッチング素子の制御端子への電圧の立ち上がりが遅れて、スイッチング素子のオフ時間をより長くすることができる。そのため、軽負荷時でのスイッチング素子のスイッチング周波数をより減少させることができ、軽負荷時で、より効率を向上させることができる。

【図面の簡単な説明】

【図1】本発明の実施例のスイッチング電源装置の具体回路図である。

【図2】本発明の実施例の出力電力と効率との関係を示す図である。

【図3】本発明の実施例2のスイッチング電源装置の具体回路図である。

【図4】本発明の実施例3のスイッチング電源装置の具体回路図である。

【図5】本発明の実施例3の出力電力とスイッチング周波数との関係を示す図である。

【図6】本発明の実施例3の出力電力と効率との関係を示す図である。

【図7】本発明の実施例4のスイッチング電源装置の具体回路図である。

【図8】本発明の実施例4の図7における各部の電圧波形を示す図である。

【図9】本発明の実施例4の出力電力と効率との関係を示す図である。

【図10】本発明の実施例5のスイッチング電源装置の具体回路図である。

【図11】従来例のスイッチング電源装置の具体回路図である。

【図12】他の従来例のスイッチング電源装置の具体回路図である。

【符号の説明】

T 出力トランス

N_P 1次巻線

N₂ 出力巻線

N₃ 第2の出力巻線

N_B 帰還巻線

Q₁ スイッチング素子

Q₃ ランジスタ（第2のスイッチ素子）

Q₄ ランジスタ（第1のスイッチ素子）

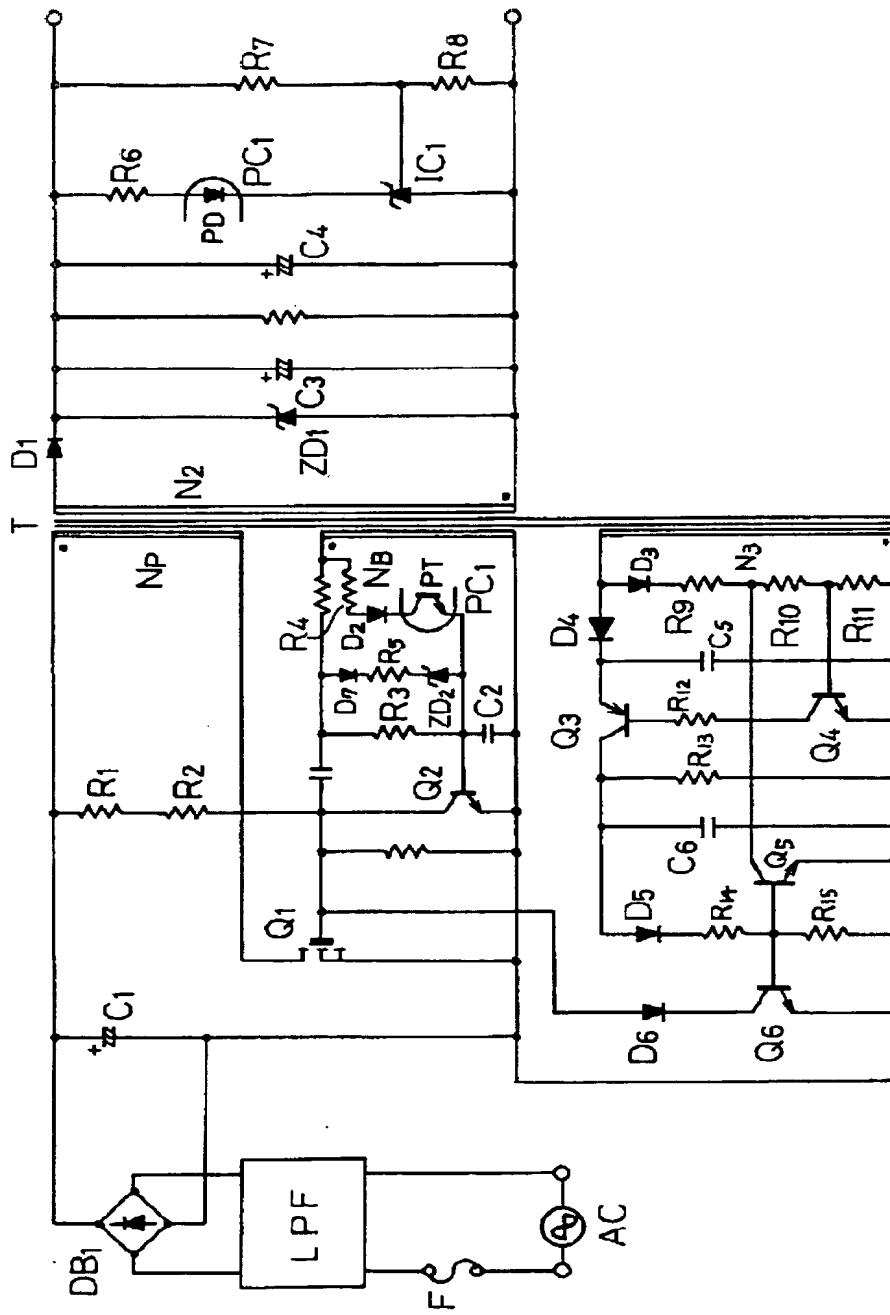
Q₅ ランジスタ（第3のスイッチ素子）

Q₆ ランジスタ（第4のスイッチ素子）

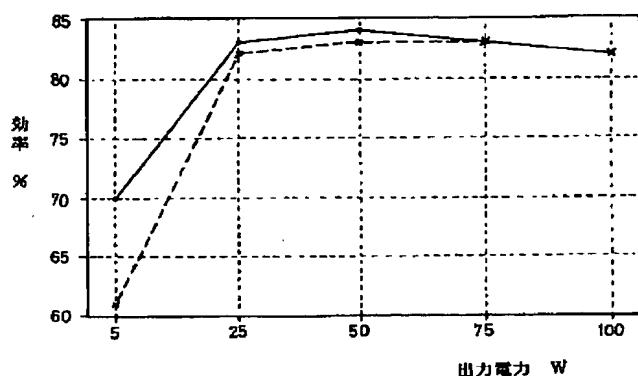
C₆ コンデンサ

R_{1~3} ~R_{1~5} 抵抗

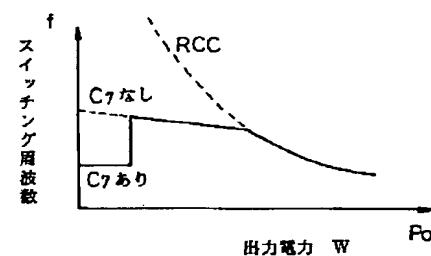
【図1】



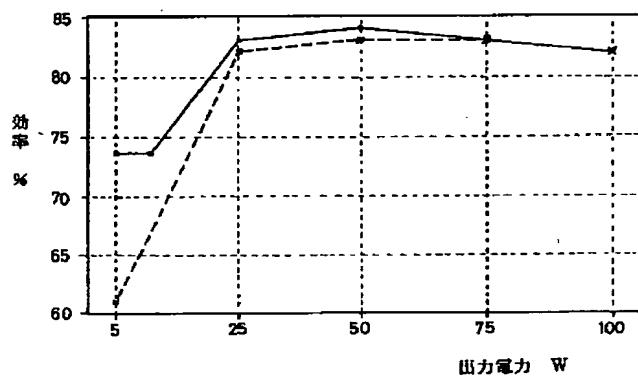
【図2】



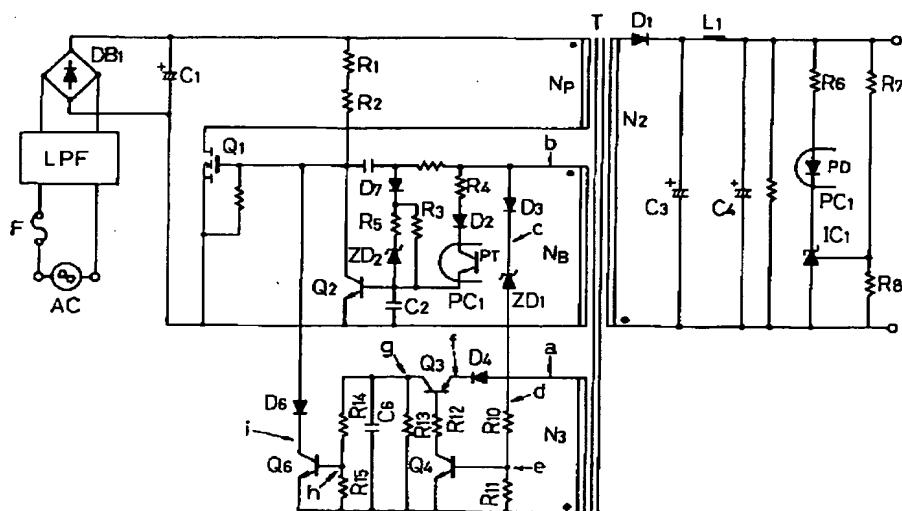
【図5】



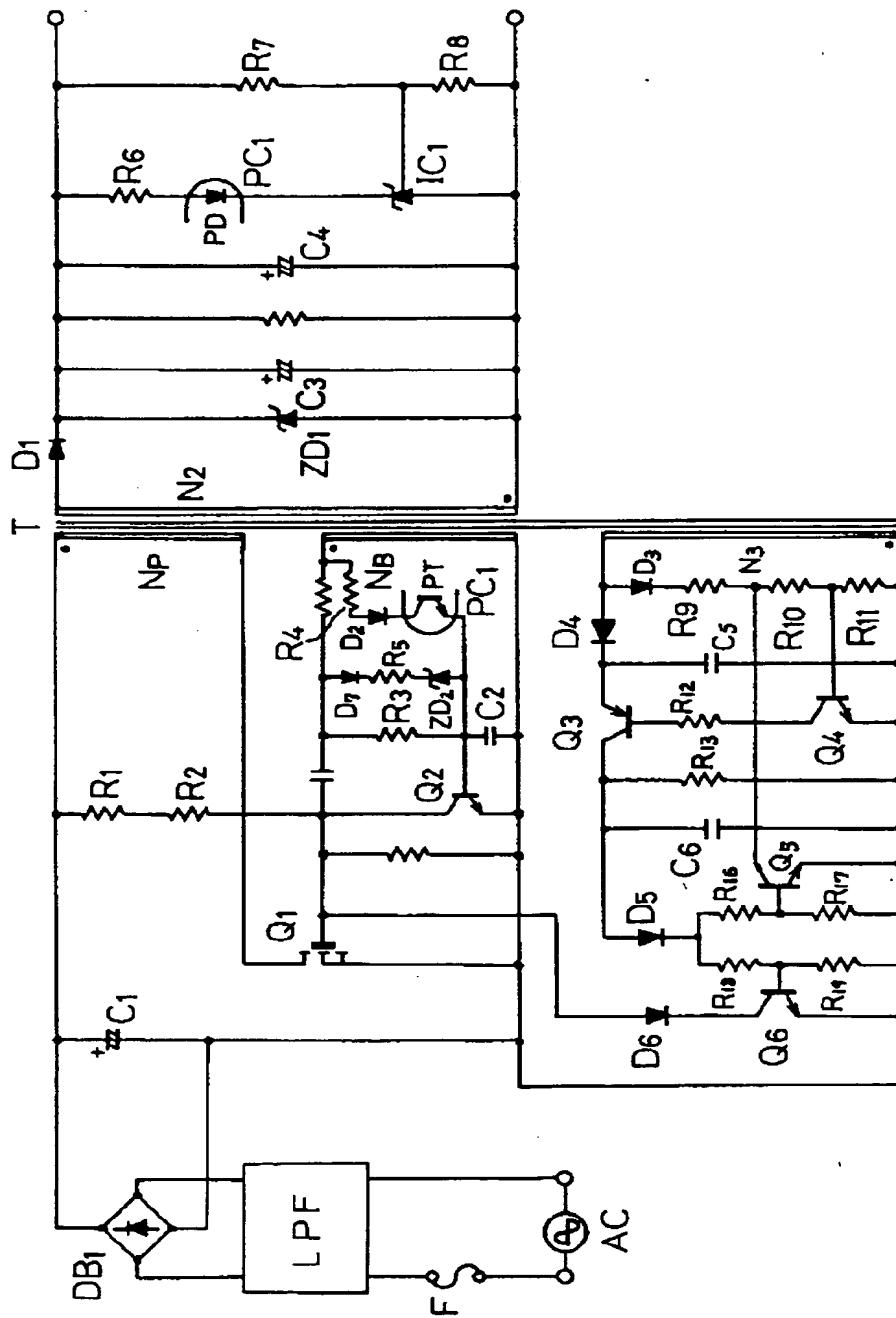
【図6】



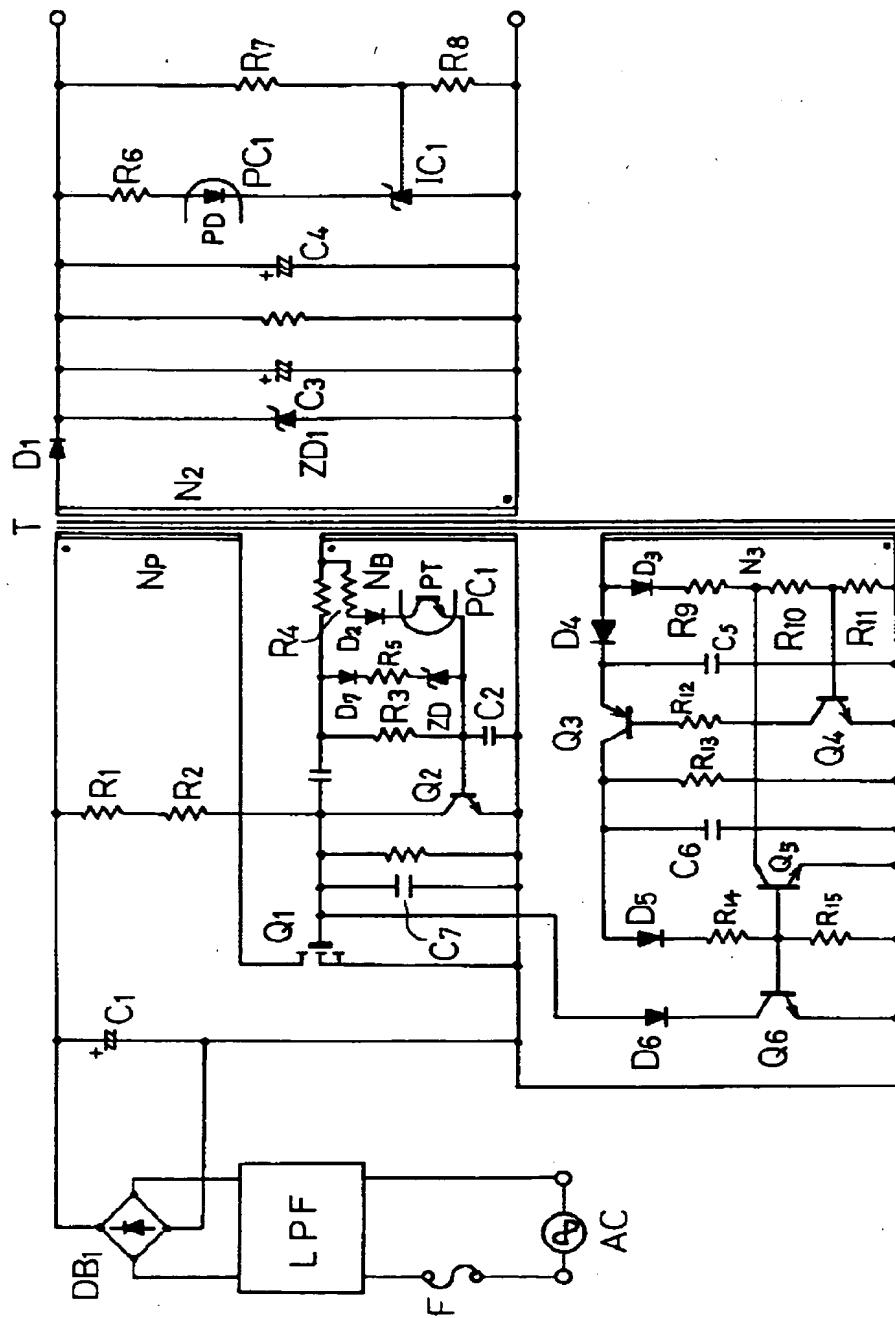
【図7】



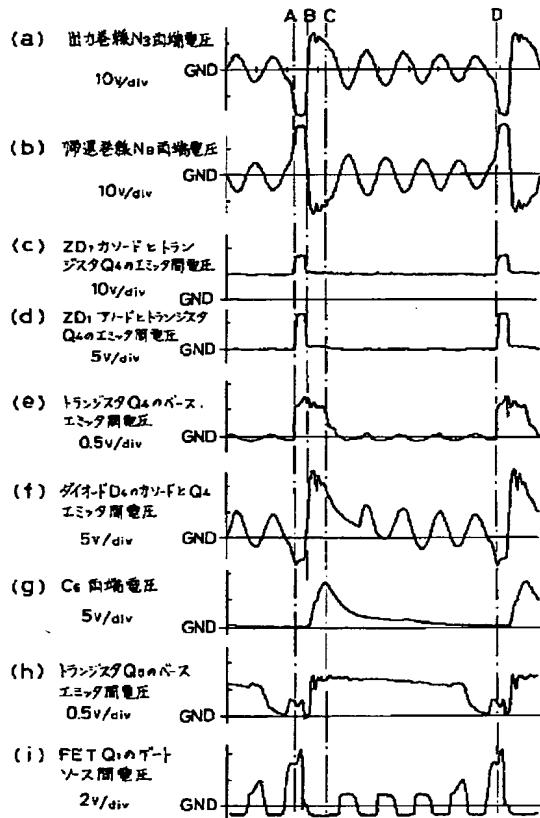
【図3】



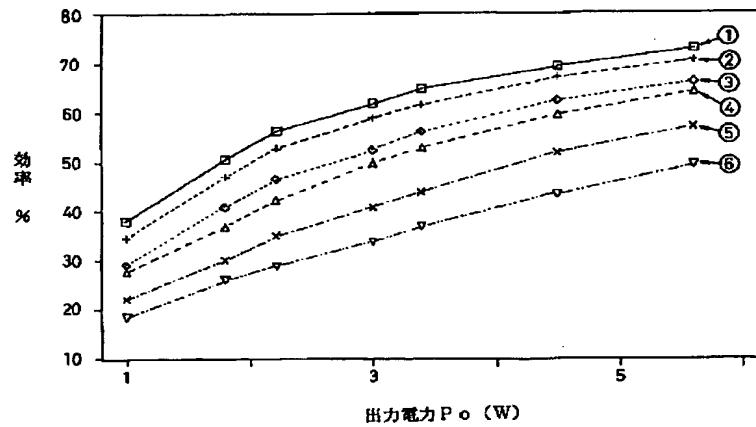
【図4】



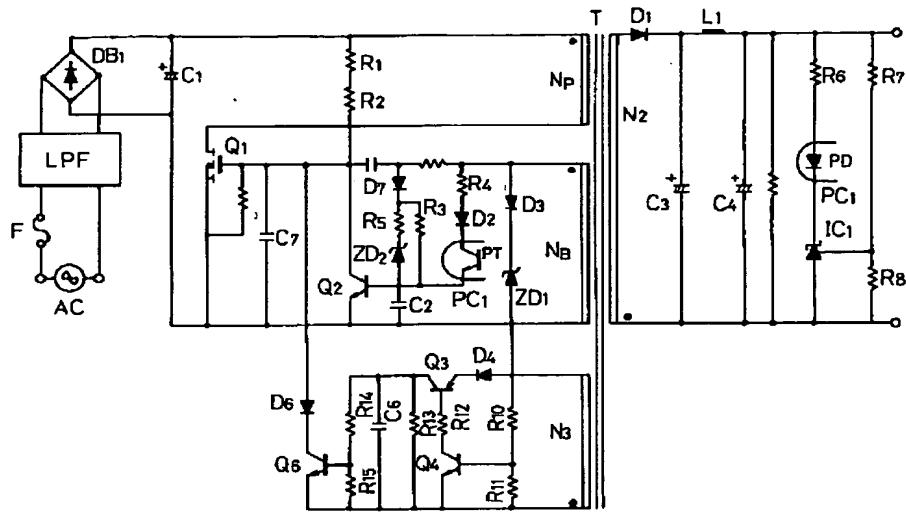
【図8】



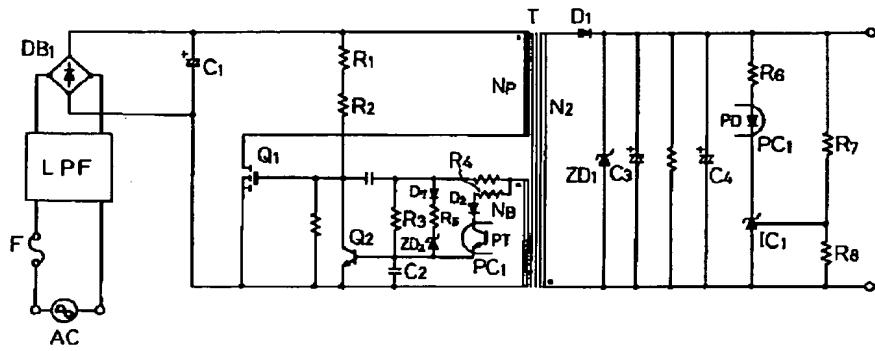
【図9】



【図10】



【図11】



【図12】

